

Министерство образования и науки Российской Федерации
федеральное государственное автономное образовательное учреждение
высшего образования
**«НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

Школа инженерная школа информационных технологий и робототехники
Направление подготовки 27.04.04 Управление в технических системах
Отделение школы (НОЦ) отделение автоматизации и робототехники

МАГИСТЕРСКАЯ ДИССЕРТАЦИЯ

Тема работы
Автоматизированная система обработки потоковых данных в режиме реального времени УДК 004.042.031.43:681.5

Студент

Группа	ФИО	Подпись	Дата
8АМ61	Сниженко Артем Николаевич		

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Руководитель ВКР, доцент ОИТ ИШИТР	Фадеев Александр Сергеевич	К.Т.Н		
Руководитель ООП, доцент ОАР ИШИТР	Пушкарев Максим Иванович	К.Т.Н		

КОНСУЛЬТАНТЫ:

По разделу «Финансовый менеджмент, ресурсоэффективность и ресурсосбережение»

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Доцент ОСГН	Баннова Кристина Алексеевна	К.Э.Н		

По разделу «Социальная ответственность»

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Ассистент ОКД	Авдеева Ирина Ивановна			

ДОПУСТИТЬ К ЗАЩИТЕ:

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Доцент ОАР ИШИТР	Леонов Сергей Владимирович	К.Т.Н.		

Планируемые результаты обучения по направлению 27.04.04

«Управление в технических системах»

	Результаты
P1	Применять глубокие естественнонаучные и математические знания для решения научных и инженерных задач в области анализа, синтеза, проектирования, производства и эксплуатации средств автоматизации и систем управления техническими объектами.
P2	Уметь обрабатывать, анализировать и обобщать научно-техническую информацию, передовой отечественный и зарубежный опыт в области теории, проектирования, производства и эксплуатации средств автоматизации и систем управления техническими объектами
P3	Ставить и решать инновационные задачи инженерного анализа, связанные с разработкой технических систем управления с использованием аналитических методов и сложных моделей.
P4	Выполнять инновационные инженерные проекты по разработке программно-аппаратных средств автоматизированных систем различного назначения с использованием современных методов проектирования, систем автоматизированного проектирования, передового опыта разработки конкурентно способных изделий.
P5	Планировать и проводить теоретические и экспериментальные исследования в области проектирования аппаратных и программных средств автоматизированных систем с использованием новейших достижений науки и техники, передового отечественного и зарубежного опыта. Критически оценивать полученные данные и делать выводы.
P6	Осуществлять авторское сопровождение процессов проектирования, внедрения и эксплуатации программно-аппаратных средств автоматизированных систем различного назначения.
P7	Владеть иностранным языком на уровне, позволяющем работать в интернациональной профессиональной среде с пониманием культурных, языковых и социально-экономических различий партнеров
P8	Осуществлять коммуникации в профессиональной среде и в обществе в целом, активно владеть иностранным языком, разрабатывать документацию, презентовать и защищать результаты инновационной инженерной деятельности, в том числе на иностранном языке.
P9	Эффективно работать индивидуально и в качестве члена и руководителя группы, в том числе междисциплинарной и международной, при решении инновационных инженерных задач.
P10	Демонстрировать личную ответственность и ответственность за работу возглавляемого коллектива, приверженность и готовность следовать профессиональной этике и нормам ведения инновационной инженерной деятельности. Демонстрировать глубокие знания правовых, социальных, экологических и культурных аспектов инновационной инженерной деятельности.
P11	Демонстрировать способность к самостоятельному обучению, непрерывному самосовершенствованию в инженерной деятельности, способность к педагогической деятельности.

Министерство образования и науки Российской Федерации
федеральное государственное автономное образовательное учреждение
высшего образования
**«НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

Школа инженерная школа информационных технологий и робототехники
Направление подготовки 27.04.04 Управление в технических системах
Отделение школы (НОЦ) отделение автоматизации и робототехники

УТВЕРЖДАЮ:
Руководитель ООП

(Подпись) (Дата) (Ф.И.О.)

ЗАДАНИЕ
на выполнение выпускной квалификационной работы

В форме:

Магистерской диссертации
(бакалаврской работы, дипломного проекта/работы, магистерской диссертации)

Студенту:

Группа	ФИО
8АМ61	Сниженко Артем Николаевич

Тема работы:

Автоматизированная система обработки потоковых данных в режиме реального времени	
Утверждена приказом директора (дата, номер)	№ 2181/с от 28.03.2018 г.

Срок сдачи студентом выполненной работы:	14.06.2018 г
------------------------------------------	--------------

ТЕХНИЧЕСКОЕ ЗАДАНИЕ:

Исходные данные к работе	ПЛИС; Адресные светодиоды WS2812; VGA интерфейс.
Перечень подлежащих исследованию, проектированию и разработке вопросов	Проведение аналитического обзора Выбор аппаратно-технических средств и разработка стенда для исследования Разработка протокола передачи WS2812 Разработка модифицированного протокола передачи WS2812 Финансовый менеджмент, ресурсоэффективность и ресурсосбережение

	Социальная ответственность
Перечень графического материала	Слайд 1. Название темы. Слайд 2. Цель и задачи. Слайд 3.ПЛИС Слайд 4. Отладочная плата Altera FPGA Cyclone IV Слайд 5. Адресный светодиод WS2812 Слайд 6. Схема соединения Слайд 7. Интерфейс VGA Слайд 8. Теоретические данные исследований Слайд 9. Результаты. Слайд 10. Название темы.
Консультанты по разделам выпускной квалификационной работы	
Раздел	Консультант
Финансовый менеджмент, ресурсоэффективность и ресурсосбережение	Доцент ОСТН, к.э.н. Баннова К.А.
Социальная ответственность	Ассистент Авдеева И. И.
Названия разделов, которые должны быть написаны на русском и иностранном языках:	
Обзор решений реализации управления адресными светодиодами на микроконтроллерах; Аппаратно-программный комплекс.	

Дата выдачи задания на выполнение выпускной квалификационной работы по линейному графику	
-------------------------------------------------------------------------------------------------	--

Задание выдал руководитель:

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Доцент ОИТ ИШИТР	Фадеев А.С	к.т.н		

Задание принял к исполнению студент:

Группа	ФИО	Подпись	Дата
8АМ61	Сниженко Артем Николаевич		

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

федеральное государственное автономное образовательное учреждение высшего образования

**«НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

Инженерная школа информационных технологий и робототехники

Направление подготовки управление в технических системах

Уровень образования магистратура

Отделение автоматизации и робототехники

Период выполнения осенний / весенний семестр 2017/2018 учебного года

Форма представления работы:

Магистерская диссертация

(бакалаврская работа, дипломный проект/работа, магистерская диссертация)

**КАЛЕНДАРНЫЙ РЕЙТИНГ-ПЛАН
выполнения выпускной квалификационной работы**

Срок сдачи студентом выполненной работы:	
------------------------------------------	--

Дата контроля	Название раздела (модуля) / вид работы (исследования)	Максимальный балл раздела (модуля)
30.05.18	Основная часть	60
24.05.18	Финансовый менеджмент, ресурсоэффективность и ресурсосбережение	15
28.05.18	Социальная ответственность	10
25.05.18	Обязательное приложение на иностранном языке	15

Составил преподаватель:

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Доцент ОИТ ИШИТР	Фадеев А.С	к.т.н		

СОГЛАСОВАНО:

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Доцент ОАР ИШИТР	Пушкарев М.И	к.т.н.		

ЗАДАНИЕ ДЛЯ РАЗДЕЛА «ФИНАНСОВЫЙ МЕНЕДЖМЕНТ, РЕСУРСОЭФФЕКТИВНОСТЬ И РЕСУРСОСБЕРЕЖЕНИЕ»

Студенту:

Группа	ФИО
8АМ61	Сниженко Артем Николаевич

Инженерная школа информационных технологий и робототехники		Отделение автоматизации и робототехники	
Уровень образования	Магистратура	Направление/специальность	27.04.04 «Управление в технических системах»

Исходные данные к разделу «Финансовый менеджмент, ресурсоэффективность и ресурсосбережение»:	
1. Стоимость ресурсов научного исследования (НИ):	<i>Работа с информацией, представленной в Российских и иностранных научных публикациях, аналитических материалах, статических бюллетенях и изданиях, нормативно-правовых документах; анкетирование; опрос; наблюдение.</i>
2. Нормы и нормативы расходования ресурсов	
3. Используемая система налогообложения, ставки налогов, отчислений, дисконтирования и кредитования	

Перечень вопросов, подлежащих исследованию, проектированию и разработке:	
1. Предпроектный анализ	<i>Проведение предпроектного анализа: оценка потенциальных потребителей, SWOT анализ, определение возможных альтернатив проведения НТИ</i>
2. Инициация проекта	<i>Определение структуры и трудоемкости работ в рамках НТИ, разработка графика проведения НТИ, планирование бюджета НТИ</i>
3. Планирование управления научно-техническим проектом	<i>Составление перечня этапов и работ по выполнению НИР, составление калькуляции по отдельным статьям затрат всех видов необходимых ресурсов. Бюджетирование и организация структуры предприятия.</i>
4. Определение ресурсной, финансовой, экономической эффективности	<i>Определение эффективности и перспектив научного исследования.</i>

Перечень графического материала (с точным указанием обязательных чертежей):	
1. Оценочная карта для сравнения конкурентных технических решений 2. Функционально-стоимостная диаграмма 3. График проведения и бюджет НТИ 4. Календарный план проекта 5. Длительность этапов работ и число исполнителей, занятых на каждом этапе 6. Оценка ресурсной, финансовой и экономической эффективности НТИ	

Дата выдачи задания для раздела по линейному графику	
------------------------------------------------------	--

Задание выдал консультант:

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Доцент ОСГН	Баннова К.А.	к.э.н.		01.03.2018

Задание принял к исполнению студент:

Группа	ФИО	Подпись	Дата
8АМ61	Сниженко Артем Николаевич		01.03.2018

ЗАДАНИЕ ДЛЯ РАЗДЕЛА «СОЦИАЛЬНАЯ ОТВЕТСТВЕННОСТЬ»

Студенту:

Группа	ФИО
8АМ61	Сниженко Артем Николаевич

Инженерная школа информационных технологий и робототехники		Отделение автоматизации и робототехники	
Уровень образования	магистратура	Направление/специальность	27.04.04 Управление в технических системах

Исходные данные к разделу «Социальная ответственность»:

1. Характеристика объекта исследования (вещество, материал, прибор, алгоритм, методика, рабочая зона) и области его применения

Характеристика объекта исследования:

- исследования в области программных реализаций протоколов передачи VGA (Video Graphics Array) и управления адресными светодиодами WS2812. Разработка на основе этих исследований программно-аппаратного комплекса для управления потоками информации.

Описание работы:

- в работе рассматриваются вопросы программирования программируемой логической интегральной схемы (далее ПЛИС) с целью использования ПЛИС для управления потоками информации. Работа выполняется за компьютером, в условиях офиса.

Области применения:

- рекламная, развлекательная, промышленная отрасли.

Перечень вопросов, подлежащих исследованию, проектированию и разработке:

1. Производственная безопасность

1.1. Анализ выявленных вредных факторов при разработке и эксплуатации проектируемого решения.

1.2. Анализ выявленных опасных факторов при разработке и эксплуатации проектируемого решения.

1.3. Рекомендации по минимизации влияний на работника.

1.1. В качестве вредных факторов согласно ГОСТ 12.0.003-74 выделены: показатели микроклимата и освещения, шум, вибрация, электромагнитное излучение, психофизические факторы (нервно психологические, статические, умственные, монотонность).

1.2. В качестве опасных факторов выделены: опасность поражения электрическим током, короткое замыкание, статическое электричество.

1.3. Приведены рекомендации по улучшению микроклимата в помещении согласно СанПиН 2.2.4.548-96.

2. Экологическая безопасность:

2.1. Анализ воздействия на окружающую среду

2.2. Рекомендации по минимизации влияния на окружающую среду.

2.1. Деятельность по разработке ПО не связана с производством, поэтому влияние на окружающую среду минимально.

2.2. Рассмотрена утилизация бумажных отходов и неисправных комплектующих ПК. Правила утилизации люминесцентных ламп.

3. Безопасность в чрезвычайных ситуациях: 3.1. Перечень возможных ЧС на объекте. 3.2. Меры по предотвращению и ликвидации ЧС и их последствий.	3.1. Возможные ЧС в офисном помещении является возникновение пожара. Определена категория помещений по пожароопасности по НПБ 105-03 и класс зон взрывопожароопасности по СП 12.13130.2009. Рассмотрены меры пожарной безопасности. 3.2. Приведены способы защиты от пожара.
4. Правовые и организационные вопросы обеспечения безопасности: – специальные (характерные при эксплуатации объекта исследования, проектируемой рабочей зоны) правовые нормы трудового законодательства; организационные мероприятия при компоновке рабочей зоны.	4.1 Охрана труда для операторов и пользователей ПК. Требования безопасности во время работы. Соответствие рабочего места по требованиям и правила и нормы поведения на производстве согласно НТД (ГОСТ 12.2.032-78) 4.2 Организационные мероприятия при компоновке рабочей зоны. Соблюдение "Трудового кодекса Российской Федерации" от 30.12.2001 N 197-ФЗ (ред. от 05.02.2018)

Дата выдачи задания для раздела по линейному графику	01.03.2018
-------------------------------------------------------------	-------------------

Задание выдал консультант:

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Ассистент	Авдеева Ирина Ивановна			01.03.2018

Задание принял к исполнению студент:

Группа	ФИО	Подпись	Дата
8АМ61	Сниженко Артем Николаевич		01.03.2018

РЕФЕРАТ

Выпускная квалифицированная работа содержит 117 страниц текста, 28 рисунков, 26 таблиц, 6 приложений, 30 литературных источников.

Ключевые слова: программируемая логическая интегральная схема, цифровая схема, логический элемент, счетчик, триггер, мультиплексор, язык описания аппаратуры, адресный светодиод WS2812, программное обеспечение.

Цель работы: разработать программу обработки и управления потоковыми данными в режиме реального времени, для управления экраном на основе адресных светодиодов WS2812.

В процессе выполнения работы использовалась среда разработки Quartus II для написания программы, и среда отладки и симуляции ModelSim.

В первой главе основной части произведен анализ существующих решений управления адресными светодиодами с применением микроконтроллеров.

Во второй главе основной части выполнено описание отладочной платы ALTERA Cyclone IV серии EP4CE6E22C8N, и программных продуктов Quartus II, и ModelSim.

В третьей главе представлена реализация, описание работы, графики моделирования программы обработки и управления потоковыми данными. Приведены функциональная и принципиальная схемы устройства.

В четвертой главе выполнено задание по разделу «Финансовый менеджмент, ресурсоэффективность и ресурсосбережение» с использованием базовых и профессиональных знаний в области финансового менеджмента, менеджмента рисков и изменений для управления инженерной деятельностью, соответствующей направлению подготовки.

В четвертой главе выполнено задание по разделу «Социальная ответственность» в которой были проанализированы возможные вредные и опасные производственные факторы на рабочем месте, приведены рекомендации по улучшения условий труда и минимизации влияния на

работника вредных и опасных факторов, произведен анализ воздействия на окружающую среду и обозначена проблема утилизации отходов.

ОБОЗНАЧЕНИЯ И СОКРАЩЕНИЯ

ПО – программное обеспечение;

ПД – потоковые данные;

ФБ – функциональный блок;

ШИМ – широтно-импульсная модуляция;

ПЛИС – программируемая логическая интегральная схема;

НР – научный руководитель;

И – инженер.

Оглавление

ВВЕДЕНИЕ	14
1 ОБЗОР РЕШЕНИЙ РЕАЛИЗАЦИИ УПРАВЛЕНИЯ АДРЕСНЫМИ СВЕТОДИОДАМИ НА МИКРОКОНТРОЛЛЕРАХ	17
1.1 Протокол передачи данных светодиода WS2812.....	17
1.2 Управления адресными светодиодами микроконтроллерам с применением библиотек	18
1.3 Управления адресными светодиодами микроконтроллерам с применением прямого доступа к памяти	19
1.4 Управления адресными светодиодами микроконтроллерами программным методом и с применением встроенных интерфейсов.....	21
2 АППАРАТНО-ПРОГРАММНЫЙ КОМПЛЕКС	24
2.1 Отладочная плата	24
2.2 Среда проектирования	25
2.3 Среда отладки и симуляции	27
3 РЕАЛИЗАЦИЯ ПРОГРАММЫ	29
3.1 Функциональная схема устройства	29
3.1.1 Блок формирования битовых интервалов	30
3.1.2 Блок формирования входных данных.....	31
3.1.3 Блок формирования выходных данных.....	32
3.1.4 Управляющий блок.....	33
3.3 Программа обработки и управления потоковыми данными в режиме реального времени.....	35
3.4 Моделирование и отладка программы обработки и управления потоковыми данными	39

3.5 Тестовая программа генерации VGA сигнала.....	41
ЗАКЛЮЧЕНИЕ	44
4 ФИНАНСОВЫЙ МЕНЕДЖМЕНТ, РЕСУРСОЭФФЕКТИВНОСТЬ И РЕСУРСОСНАБЖЕНИЕ.....	45
4.1 Предпроектный анализ	45
4.1.1 Потенциальные потребители результатов исследования	45
4.1.2 Анализ конкурентных технических решений с позиции ресурсоэффективности и ресурсосбережения	47
4.1.3 FAST-анализ	49
4.1.4 Диаграмма Исикавы	53
4.1.5 SWOT-анализ	55
4.1.6 Оценка готовности проекта к коммерциализации	56
4.2 Инициализация проекта.....	58
4.2.1 Цели и результат проекта.....	58
4.2.2 Организационная структура проекта.....	60
4.2.3 Ограничения и допущения проекта	60
4.3 Планирование управления научно-техническим проектом.....	61
4.3.1 Структура работ в рамках научного исследования.....	61
4.3.3 Разработка графика проведения научного исследования.....	63
4.3.4 Бюджет научно-технического исследования (НТИ)	67
4.3.5 Реестр рисков проекта	70
4.4 Определение ресурсной (ресурсосберегающей), финансовой, бюджетной, социальной и экономической эффективности исследования	71

4.5 Оценка научно-технического уровня НИР	72
5 СОЦИАЛЬНАЯ ОТВЕТСТВЕННОСТЬ	74
5.5 Производственная безопасность.....	74
5.1.1 Анализ выявленных вредных факторов при разработке и эксплуатации проектируемого решения.	74
5.1.2 Анализ выявленных опасных факторов при разработке и эксплуатации проектируемого решения.	79
5.2 Экологическая безопасность.....	82
5.2.1 Анализ воздействия на окружающую среду	82
5.2.2 Рекомендации по минимизации влияния на окружающую среду	82
5.3 Безопасность в чрезвычайных ситуациях.....	84
5.3.1 Перечень возможных ЧС на объекте	84
5.3.2 Меры по предотвращению и ликвидации ЧС и их последствий	84
5.4 Правовые вопросы обеспечения безопасности.....	85
5.4 Организационные вопросы обеспечения безопасности.....	86
ЗАКЛЮЧЕНИЕ	90
CONCLUSION	91
СПИСОК ИСПОЛЬЗУЕМЫХ ИСТОЧНИКОВ.....	92
ПРИЛОЖЕНИЕ А. Блок формирования входных данных	95
ПРИЛОЖЕНИЕ Б. Блок формирования битовых интервалов	97
ПРИЛОЖЕНИЕ В. Блок формирования выходных данных.....	98
ПРИЛОЖЕНИЕ Г. Управляющий блок.....	100
ПРИЛОЖЕНИЕ Д. Тестовая программа генерации VGA сигнала.....	103
ПРИЛОЖЕНИЕ Е. Листинг программы.....	105

ВВЕДЕНИЕ

На сегодняшний день, все большее применение для донесения зрительной информации, получают различного рода светодиодные вывески, табло и экраны. Яркая и красочная картинка существенно выделяется на фоне, и заставляет обращать на себя внимания. На рынке в данный момент представлен большой выбор всяких небольших светодиодных табло, в то время как большие полноцветные светодиодные экраны практически не представлены, а если представлены то их цену нельзя назвать доступной.

Можно сделать вывод, что разработка системы для управления большими полноцветными светодиодными экранами по доступной цене будет является актуальной задачей на сегодняшний день.

В качестве устройства отображения выбор пал на адресные светодиоды WS2812. Данный выбор был сделан по следующим причинам:

- существуют варианты светодиодов исполнения IP66;
- возможность задавать любой цвет;
- простое управление;
- возможность адресации.

Управление в реальном времени, большим количеством таких светодиодов, требует обработки большого количества данных, что представляет собой нетривиальную задачу. Для решения этой задачи в настоящей работе принято использовать ПЛИС.

Улучшение технических характеристик ПЛИС в последнее время, позволило им приобрести все большую функциональность и востребованность в современной электронике.

Применение ПЛИС в первую очередь обусловлено возможностью многократного переконфигурирования архитектуры на кристалле, путем программирования соединений (вентилей) между универсальными логическими блоками (ячейками). Данная возможность позволяет

разрабатывать оптимальные алгоритмы для специфических задач связанных с параллельными и повторяющимися вычислениями.

Возможность переконфигурирования собственной архитектуры в отличии от микропроцессоров и заказных интегральных схем (СБИС), делает ПЛИС универсальным инструментом.

Другая способность ПЛИС заключается в возможности параллельного выполнения десятков и сотен операций, что увеличивает производительность ПЛИС по отношению к микропроцессорам в разы.

Несмотря на то, что цена на ПЛИС на сегодняшний день может быть в десятки раз больше цены на микропроцессоры, а производительность может оказаться ниже, чем у специализированных СБИС, универсальность ПЛИС позволяет ей занять свое место в устройствах обработки данных. В тех областях, где скорости микропроцессора может не хватать, а разработка заказной СБИС слишком дорога и продолжительна, применение ПЛИС является наилучшим решением.

Все перечисленные особенности ПЛИС делают ее универсальным устройством для обработки больших потоков данных в режиме реального времени, в том числе и видеoinформации.

Цель магистерской работы состоит в разработке системы обработки потоковых данных в режиме реального времени с применением ПЛИС, и использование данной системы для управления адресными светодиодами WS2812.

На период работы над ВКР были поставлены следующие задачи:

- разработать функциональную схему устройства;
- разработать структурную схему всего устройства;
- разработать программы для управления светодиодами, формирования изображения, обработки и хранения данных, работы с интерфейсом VGA;

- произвести отладку и моделирование программ в среде моделирования;
- разработать схему макета и произвести тестирование на нем разработанных программ.

1 ОБЗОР РЕШЕНИЙ РЕАЛИЗАЦИИ УПРАВЛЕНИЯ АДРЕСНЫМИ СВЕТОДИОДАМИ НА МИКРОКОНТРОЛЛЕРАХ

1.1 Протокол передачи данных светодиода WS2812

Адресный светодиод WS2812 представляет собой устройство со встроенным ШИМ – контроллером, который управляет тремя светодиодами – красного R, зеленого G, и синего B цвета. На вход DI, контроллера, подаются данные в виде 24 импульсов, кодирующих 3 байта данных о значениях цвета – RGB. Информация передается последовательно, начиная со старшего бита, для каждой составляющей из цветов: зеленый G, красный R, синего B. Битовая последовательность пакета данных для светодиода WS2812 показана на рисунке 1.1.



Рисунок 1.1– битовая последовательность пакета данных для светодиода WS2812

Получив первые 24 бита информации, контроллер зажигает светодиод соответствующего цвета, а остальные данные передает на свой выход DO. Информационный сигнал с выхода поступает на вход DI следующего светодиода, в котором процесс повторяется.

Таким образом, подключая адресные светодиоды в цепочку, можно управлять каждым из них, по одной линии данных. Такое подключение светодиодов показано на рисунке 1.2.

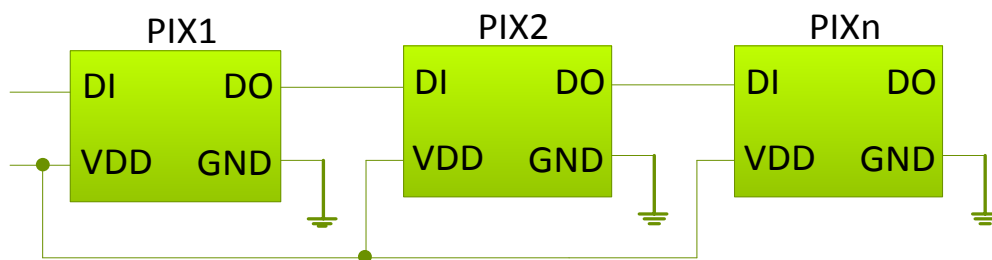


Рисунок 1.2 – Схема подключения адресных светодиодов WS2812

Биты данных в адресный светодиод передаются в виде прямоугольных импульсов высокого уровня, длительность которых кодирует передаваемое значение. Длительность импульса высокого уровня равная 0,4 мкс. кодирует значение логического '0', а 0,85 мкс. кодирует значение логической '1'. При этом время передачи одного бита равно 1,25 мкс. Между сообщениями необходимо выдержать паузу равную 50 мкс. Паузу больше 100 мкс. контроллер воспринимает как окончание передачи [6]. Временные интервалы кодирования сообщения для адресного светодиода, показаны на рисунке 1.3.

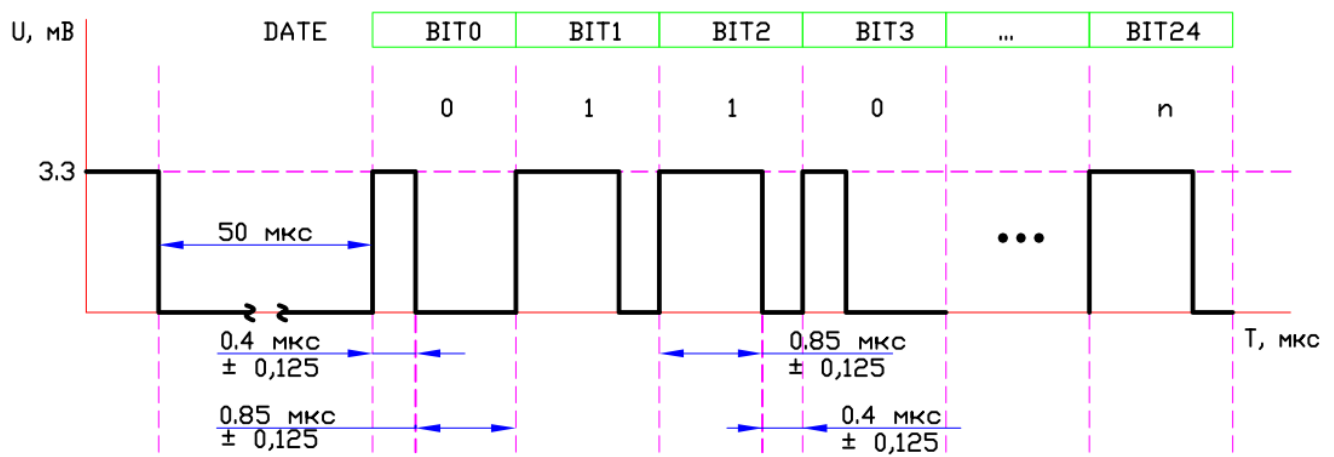


Рисунок 1.3 – Временные интервалы кодирования сообщения для адресного светодиода

1.2 Управления адресными светодиодами микроконтроллерам с применением библиотек

В статье [27] рассмотрена система управления модулями NeoPixel, из которых собирается елочная гирлянда.

Каждый модуль NeoPixel состоит из 4 адресных светодиодов WS2812B, и имеет вход IN и выход OUT. Выходы (OUT) предыдущих светодиодов соединены со входами (IN) следующих создавая цепочку. Таким образом, к одному выводу управляющего устройства можно подключить несколько светодиодных модулей NeoPixel.

Для работы с модулями предлагается использовать библиотеку `iarduino_NeoPixel`. Библиотека `iarduino_NeoPixel` позволяет:

- работать с модулями NeoPixel если суммарное количество адресных светодиодов WS2812B не превышает 65534 шт;
- устанавливать цвета для каждого из 4 светодиодов модуля NeoPixel;
- устанавливать переливы всех цветов радуги на модуле NeoPixel;
- устанавливать различные режимы работы светодиодной ленты;
- устанавливать яркость свечения модулей.

В другой статье [28] Приведен обзор библиотек FastLED и Adafruit NeoPixel для управления адресными светодиодами WS2812B:

Библиотека Adafruit NeoPixel, разрабатывается компанией Adafruit Industries. Библиотека предназначена для работы с различными светодиодными лентами и неопиксельными кольцами.

Популярность библиотека получила благодаря открытому исходному коду, простому функционалу. Поддерживает большое количество микроконтроллеров семейства Arduino.

Библиотека FastLED написана на C++, поддерживает светодиодные ленты и неопиксельные кольца, основанные на светодиодах WS2812 и WS2811.

Библиотека FastLED позволяет:

- выставлять количество пикселей в ленте (не более 1024);
- устанавливать цвет светодиодов;
- регулировать яркость свечения светодиодов.

1.3 Управления адресными светодиодами микроконтроллерам с применением прямого доступа к памяти

В работе [29] рассмотрена система управления светодиодной лентой WS2812B. Используется контроллер STM32F407VET6 с тактовой частотой 16 МГц. Затрагивается проблема формирования коротких импульсов и нерационального использования процессорного времени. В качестве решения

предлагается использование встроенного механизма прямого доступа к памяти (DMA).

Биты для адресного светодиода формируются с помощью таймеров, настроенных в режиме ШИМ модуляции, а извлечение бит из ОЗУ происходило с помощью DMA – контроллера (рисунок 1.4).

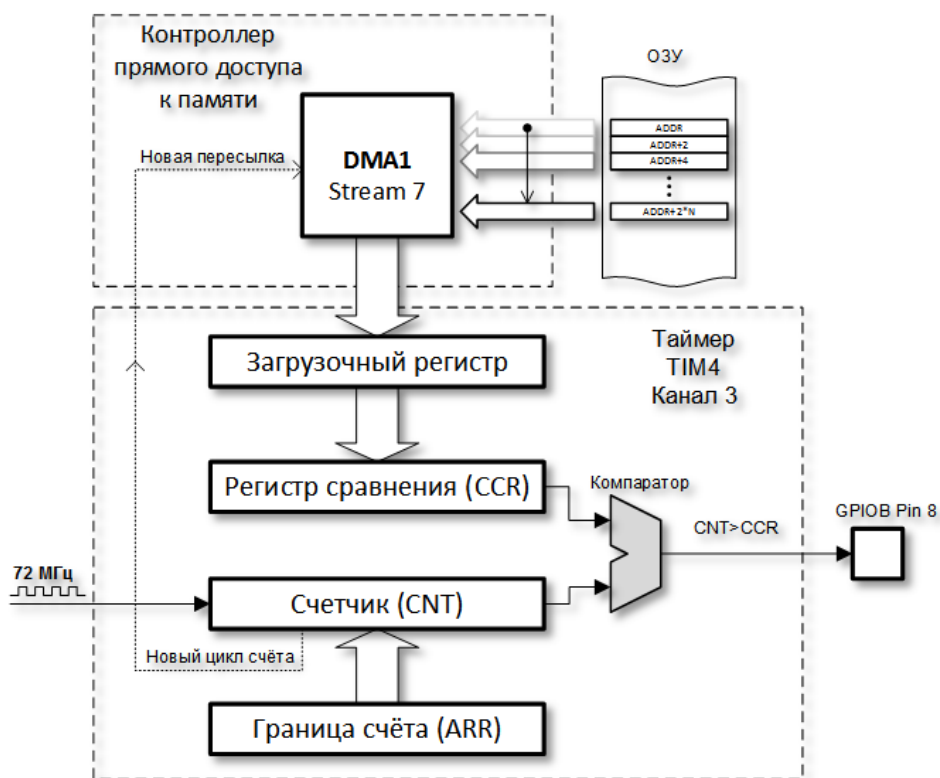


Рисунок 1.4 – Схема взаимодействия контроллера прямого доступа с таймером

Работа настроенного таймера показана на рисунке 1.5

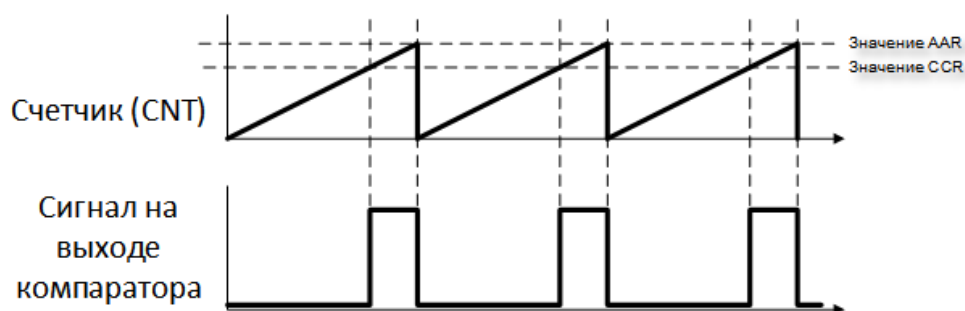


Рисунок 1.5 – Работа настроенного таймера

После инициализации таймера и DMA-контроллера происходит автоматическая пересылка битового потока из буферного массива DMA расположенного в ОЗУ на внешний вывод GPIOB. После пересылки автоматически генерируется задержка 50 мкс.

Центральный процессор никаким образом в пересылке не участвует. Светодиод зажигается записью соответствующего слова в буферный массив DMA.

1.4 Управления адресными светодиодами микроконтроллерами программным методом и с применением встроенных интерфейсов

В статье [30] говорится о различных способах реализации управления адресными светодиодами WS2812B. Кроме того в статье даются практические советы подключения светодиодов WS2812B.

Описаны три способа реализации протокола:

- аппаратный при помощи SPI – интерфейса;
- аппаратный при помощи UART – интерфейса;
- программный.

Из достоинств первых двух способов выделяется возможность освобождения микроконтроллера от части работы по передаче бит информации о цвете пикселю. Недостатки этих способов:

- ограниченное количество линий управления пикселями;
- требуется дополнительное разбиение байтов информации о цвете на пачки битов (затрачивает время микроконтроллера в моменты аппаратной передаче бит);

Реализация протокола по SPI

Ноль передается как сигнал высокого уровня, длительностью $1/4$ времени передачи бита по SPI, а высокий уровень как $2/3$ времени. Всего для передачи одного бита WS2812B, необходимо передать 4 бита по SPI (рисунок 1.6).

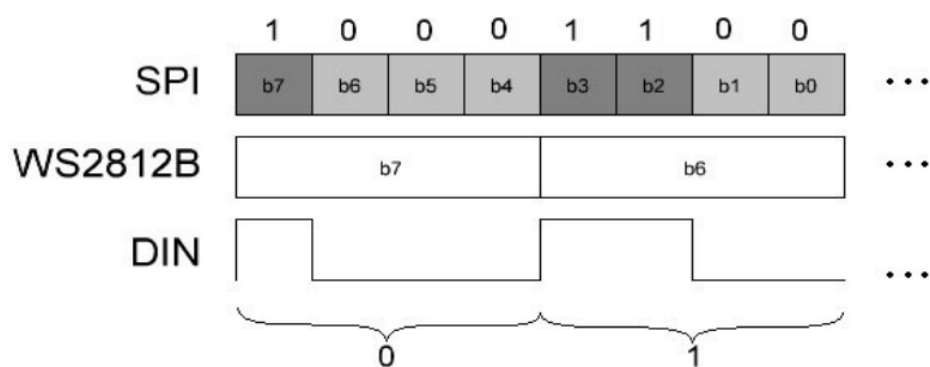


Рисунок 1.6 – Передача сообщения адресному светодиоду по интерфейсу SPI

Реализация протокола по UART

Отмечаются основные нюансы реализации:

- UART в паузах удерживает выходную линию (TXD) в высоком уровне, что для пикселей недопустимо;
- UART- пакет содержит служебные биты (старт – бит и стоп – бит).

Дополнительные биты служебной информации нужно учитывать при формировании передаваемого байта, так как они тоже пойдут в сообщение для адресного светодиода.

Что бы обойти первый нюанс предлагается инвертировать сигнал перед подачей его на пиксели, а также инвертировать передаваемые данные.

UART настраивается на следующие параметры:

- скорость передачи 2,5 МГц;
- размер кадра 7 бит;
- выключается бит четности и оставляется один стоп – бит.

В результате настройки на выходе микроконтроллера формируется сигнал, показанный на рисунке 1.7

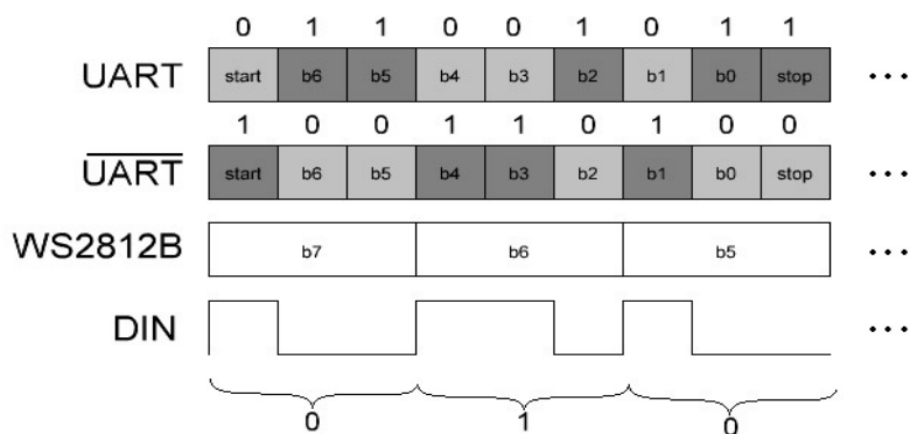


Рисунок 1.7 – Передача сообщения адресному светодиоду по интерфейсу UART

Программная реализация протокола

При программной реализации отмечаются трудности связанные с формированием импульсов с маленькими интервалами времени.

При использовании кварцевого резонатора, работающего на частоте 16 МГц, логический «0» кодируется импульсом высокого уровня, длительностью 0,4 мкс., что составляет 6 тактов машинного времени микроконтроллера, а логическая «1» кодируется импульсом высокого уровня длительностью 0,85 мкс., что составляет 14 тактов машинного времени микроконтроллера. Всего продолжительность периода бита составляет 20 тактов. Для достижения заданной точности применяется низкоуровневый язык программирования Assembler.

2 АППАРАТНО-ПРОГРАММНЫЙ КОМПЛЕКС

2.1 Отладочная плата

ПЛИС (англ. programmable logic device, PLD) – компонент электронной техники который предназначен для создания цифровых интегральных схем. Логика ПЛИС задается программно, с помощью языков описания цифровой аппаратуры VHDL и Verilog. Программируемые логические блоки, содержащиеся на кристалле ПЛИС, объединяются между собой программируемыми соединениями.

В своей структуре ПЛИС содержит логические элементы:

- логическое «И» (конъюнкторы);
- логическое «ИЛИ» (дизъюнкторы);
- логическое «НЕ» (инверторы);
- «Исключающее ИЛИ»;
- мультиплексоры конфигурации;
- триггеры D- и T-типа.

В работе использовалась отладочная плата ПЛИС Altera Cyclone IV EP4CE6 FPGA (рисунок 2.1).

В состав платы входят следующие основные компоненты:

- микросхема FPGA ALTERA Cyclone IV серии EP4CE6E22C8N;
- микросхема памяти SDRAM 64 Мбит;
- микросхема памяти EEPROM AT24C08;
- тактовый генератор на 50 Гц;
- семисегментный индикатор;
- интерфейсы VGA, USB, RS232, PS2.

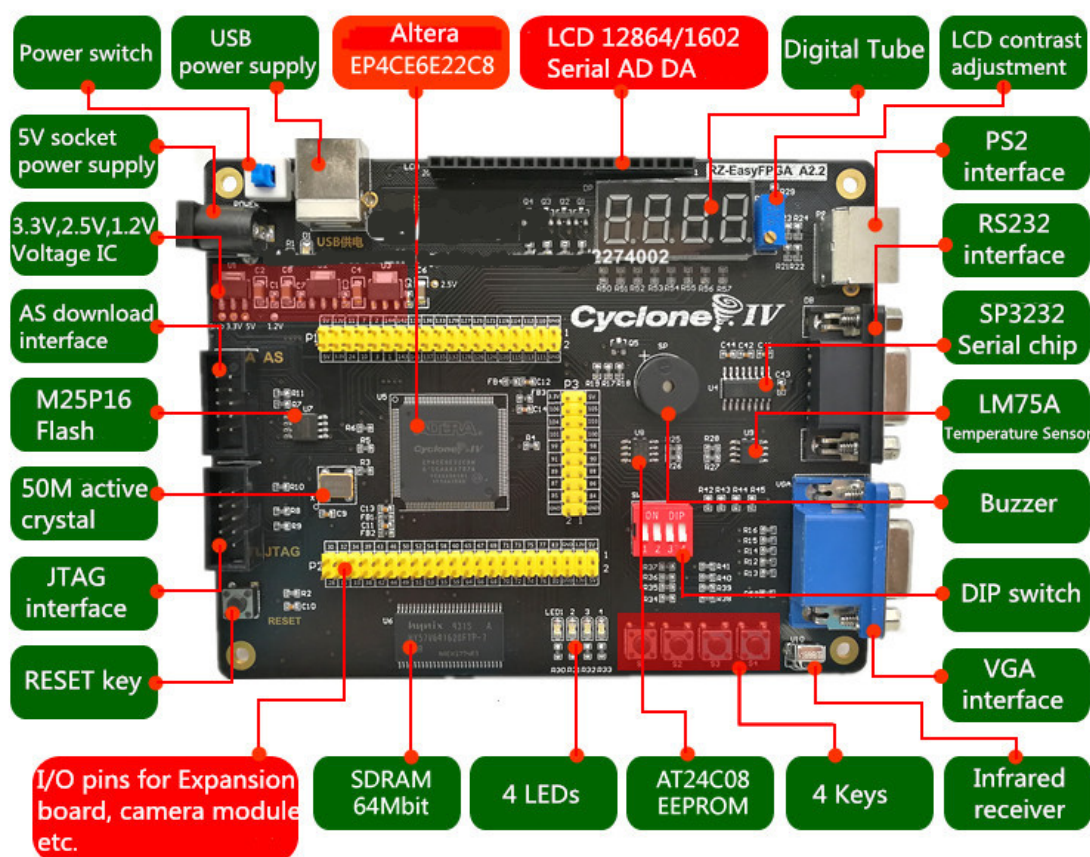


Рисунок 2.1 – Отладочная плата ПЛИС

Ресурсы [9] микросхемы Cyclone IV серии EP4CE6E22C8N представлены в таблице 2.1.

Таблица 2.1 Ресурсы Cyclone IV серии EP4CE6E22C8N

Количество логических элементов	Встроенная память, байт	Встроенный умножитель 18x18	PLL общего назначения	Банки входов/выходов пользователя	Максимум используемых входов/выходов
6272	270	15	2	8	179

2.2 Среда проектирования

Программный пакет Quartus II фирмы Altera® представляет собой полную, многоплатформенную среду для проектирования [8]. Это комплексная

среда для разработки систем на ПЛИС. Пакет Quartus II включает в себя все необходимые утилиты, для разработки системы на микросхемах FPGA и CPLD.

Для разработки устройств, Quartus II в своем комплекте имеет специальный графический схемный редактор, а также текстовый редактор для ввода описания схемы на языках Verilog HDL, VHDL, Altera HDL. Имеется компилятор и специальный редактор для размещения уже разработанной схемы на логику целевого устройства [7]. На рисунке 2.2 показана среда разработки Quartus II.

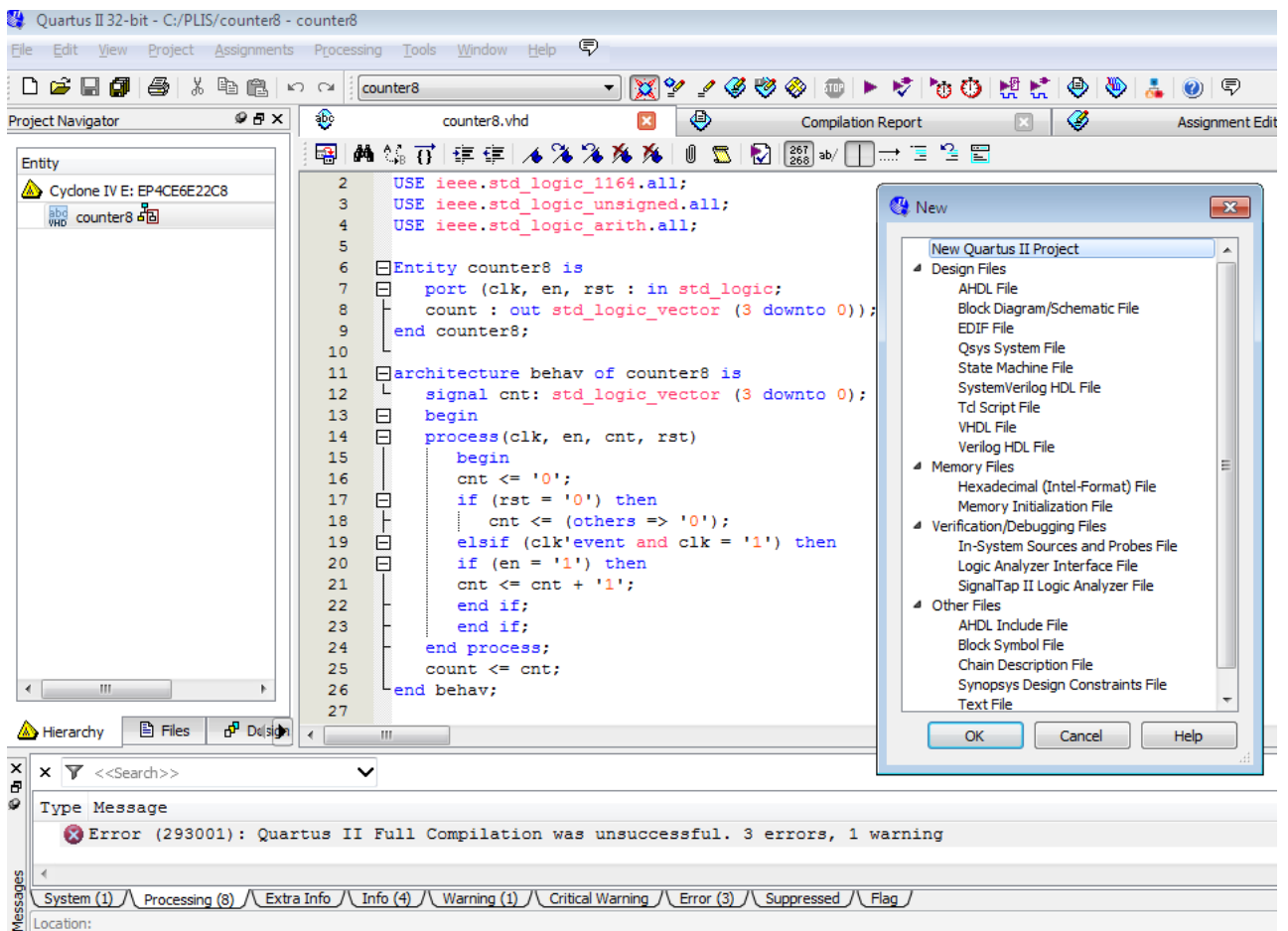


Рисунок 2.2 – Отладочная среда Quartus II

На рисунке 2.3 показаны общая схема проектирования в Quartus II.

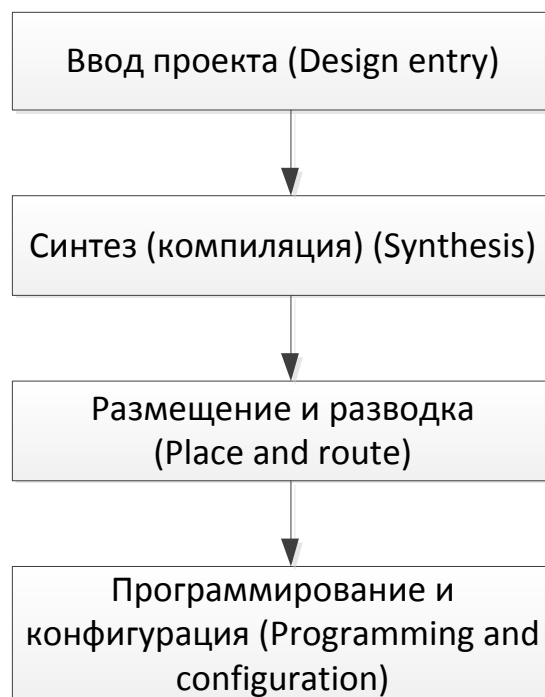


Рисунок 2.3 – Общая схема разработки проекта в Quartus II.

2.3 Среда отладки и симуляции

Отладка и симуляция программной части проекта проводилась в среде моделирования ModelSim (компании Mentor Graphics).

ModelSim – это многоязычная среда, созданная для моделирования и отладки цифровых схем, написанных на языках описания аппаратуры: Verilog HDL, и VHDL. Моделирование и отладка производится с помощью встроенного графического интерфейса пользователя или автоматически с использованием сценариев [8].

Графическая среда моделирования позволяет наглядно, в виде графиков, пошагово, наблюдать за изменениями цифровых схем, и вносить коррективы в код при помощи встроенного текстового редактора.

Графический интерфейс системы моделирования ModelSim представлен следующими окнами [9]:

- основное окно (Main window);
- окно исходного кода (Source);
- окно структуры проекта (Structure);

- окно переменных (Variables);
- окно сигналов (Signals);
- окно таблиц (List);
- окно процессов (Process);
- окно временных диаграмм (Wave);
- окно трассировки сигналов (Dataflow).

Применения среды моделирования ModelSim для отладки кода, позволяет существенно упростить отладку программы, что в свою очередь ведет к уменьшению времени разработки устройства. Среда моделирования показана на рисунке 2.4.

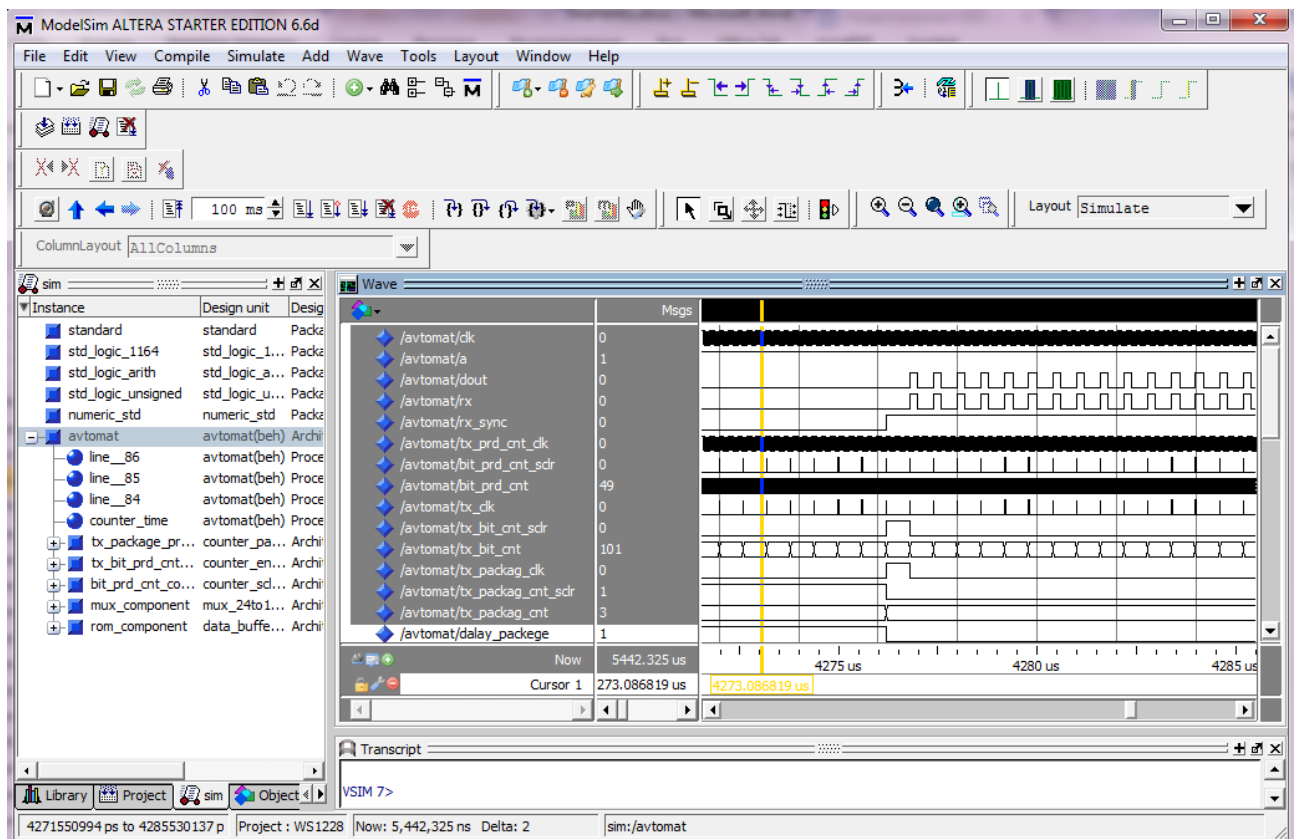


Рисунок 2.4– Среда моделирования и отладки ModelSim

3 РЕАЛИЗАЦИЯ ПРОГРАММЫ

3.1 Функциональная схема устройства

Реализация программы управления обработки потоковых данных (далее ПД) для управления адресными светодиодами была начата с определения обобщённой функциональной схемы, в которой за каждое выполняемое действие отвечает свой функциональный блок (далее ФБ). Функциональная схема программы обработки ПД приведена на рисунке 3.1.

Функциональная схема состоит из четырех функциональных блоков:

- блок формирования входных данных;
- блок формирования выходных данных;
- блок формирования битовых интервалов;
- управляющий блок.

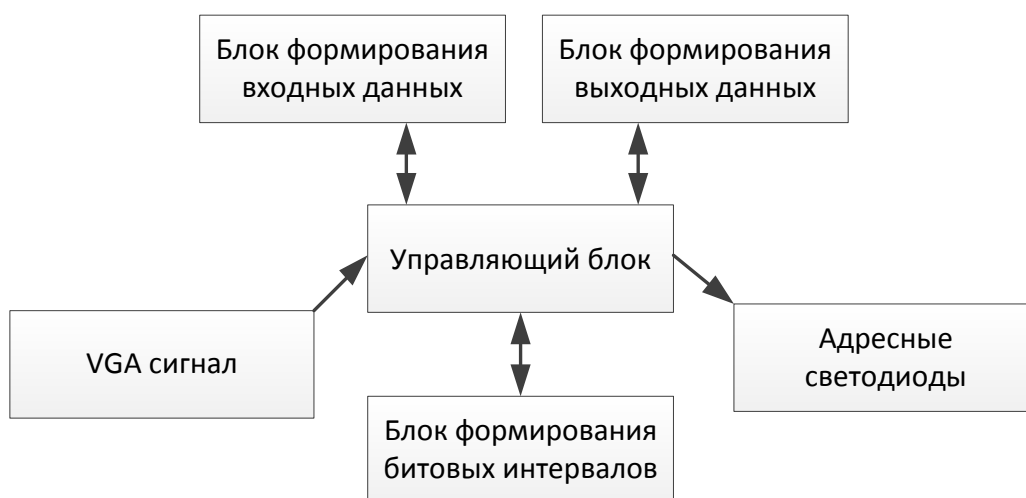


Рисунок 3.1 – Функциональная схема программы управления адресным светодиодом WS2812

Каждый блок выполняет свои функции и описывается на языке описания аппаратуры интегральных схем VHDL. Далее следует описание назначения и состава каждого из блоков.

3.1.1 Блок формирования битовых интервалов

Блок предназначен для измерения импульсных интервалов высокого уровня, соответствующих логической '1' или '0'.

Программное описание блока представлено в приложении Б.

Блок состоит из функционального цифрового блока счетчика COUNTER_SCLR (рисунок 3.2), который отсчитывает временные интервалы для логической '1' (0,85 мкс. высокого уровня, и 0,4 мкс. низкого уровня) и логического '0' (0,4 мкс высокого уровня, и 0,85 мкс низкого уровня).

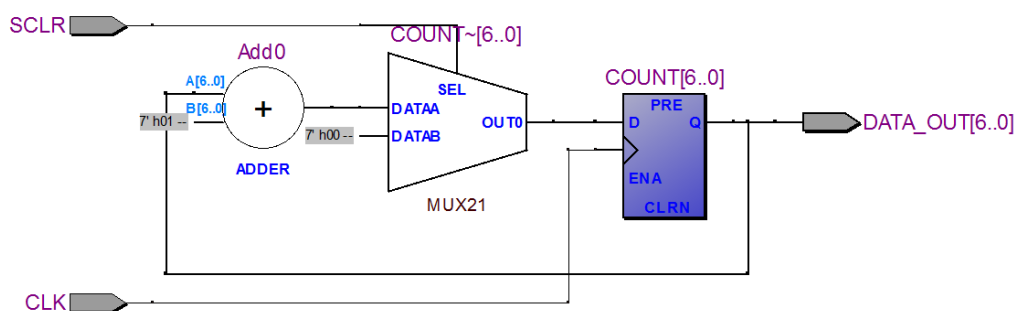


Рисунок 3.2 – Функциональный блок COUNTER_SCLR

Описание счетчика COUNTER_SCLR начиналось с декларации интерфейса (синтаксис: **entity counter_sclr is**). Декларативной частью определяются порты ввода\вывода счетчика COUNTER_SCLR:

- вход тактирования CLK;
- вход синхронного сброса SCLR;
- выход счетчика DATA_OUT.

После декларации интерфейса следует описание архитектуры (синтаксис: **architecture rtl of counter_sclr is**). В данной части кода задается алгоритм работы счетчика.

Алгоритм работы счетчика

Каждый так, по восходящему фронту сигнала на входе CLK, блок увеличивает на своем выходе DATA_OUT значение на единицу. Сброс значения на выходе DATA_OUT происходит синхронно, по восходящим фронтам сигналов на входах CLK и SCLR;

Управление и тактирование блока осуществляется управляющим блоком, работа которого будет описана далее.

3.1.2 Блок формирования входных данных

Блок предназначен для упорядочивания и временного хранения данных о цвете, поступающих от внешнего источника (компьютер, SD – карта).

Функциональный блок состоит из блоков:

- буфер данных DATA_BUFFER;
- счетчик адреса колонки COUNTER_COLUMN;
- счетчик адреса строки COUNTER_ROW.

Программное описание блока представлено в приложении А.

Блок буфер данных DATA_BUFFER содержит в себе массив RGB_ARRAY, в который с внешнего источника, упорядочено, записываются данные о цвете пикселей. Данные в ячейках массива представляют собой 3 битный вектор для кодирования значения R, G, B (смотрите рисунок 3.3).

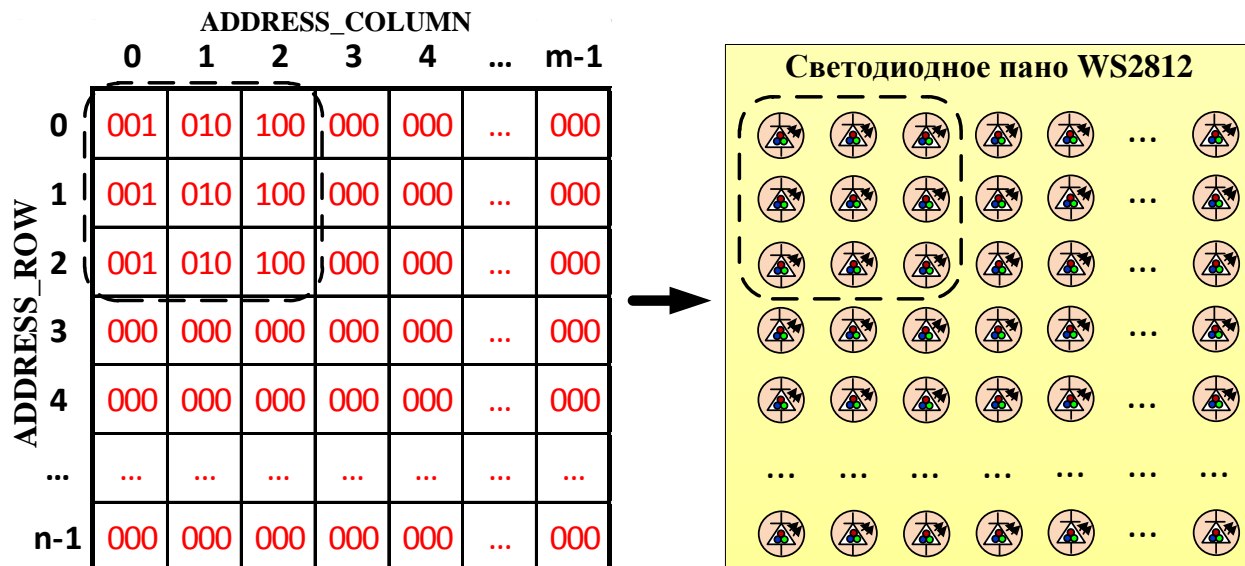


Рисунок 3.3 – Отображение массива RGB_ARRAY

После заполнения данными последней ячейки массива, блок DATA_BUFFER переходит к следующему этапу – считывание данных с ячеек памяти, и последовательная их выдача на свой выход DATA_OUT. Далее этапы повторяются.

Считывание/запись данных в ячейки массива производится по адресам, определяемым значениями синхронных счетчиков COUNTER_COLUMN и COUNTER_ROW (номер колонки и номер строки соответственно).

Введение буферной зоны в виде массива позволяет сгруппировать и подготовить данные к дальнейшей передаче, а высокая производительность и возможность параллельных вычислений в ПЛИС, позволяет сделать это без ущерба для скорости вывода изображения.

3.1.3 Блок формирования выходных данных

Блок синхронизирует битовые интервалы, считает количество переданных бит и формирует задержки между передачей пакетов данных.

Программное описание блоков представлено в приложении В.

Блок состоит из цифрового ФБ счетчика COUNTER_ENABLE и мультиплексора MUX_24TO1 (рисунок 3.4).

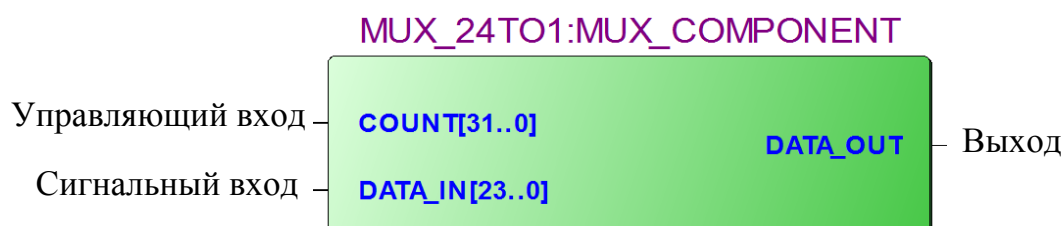


Рисунок 3.4 – Функциональный блок мультиплексор MUX_24TO1

Декларативные и архитектурные части счетчика COUNTER_ENABLE аналогичны описанию для счетчика COUNTER_SCLR. Счетчик COUNTER_ENABLE считает количество переданных бит, и время необходимое для формирования паузы. Значение выхода счетчика подаётся управляющим блоком на вход мультиплексора MUX_24TO1.

Описание блока мультиплексора MUX_24TO1 начиналось с декларации интерфейса (синтаксис: **entity mux_24to1 is**). Декларативной частью определяются порты ввода\вывода мультиплексора MUX_24TO1:

- управляющий вход COUNT;
- сигнальные входы DATA_IN;

- последовательный выход мультиплексора DATA_OUT.

После декларации интерфейса, следует описание архитектуры (синтаксис: **architecture rtl of mux_24to1 is**). В данной части кода определяются сигналы и их начальные значения, задается алгоритм работы мультиплексора.

Алгоритм работы мультиплексора

Для описания работы мультиплексора в программе был применен параллельный оператор выборочного назначения *Select*. В зависимости от значения на управляющем входе COUNT, оператор *Select* производит присваивание значения выбранного сигнального входа DATA_IN, последовательному выходу мультиплексора DATA_OUT.

Управление и тактирование блока осуществляется управляющим блоком, работа которого будет описана далее.

3.1.4 Управляющий блок

Выступает в роли центрального блока, который объединяет и управляет всеми остальными ФБ.

Блок состоит из управляющего цифрового автомата STATE_MACHINE, программа которого представлен в приложении Г.

Описание блока STATE_MACHINE начиналось с декларации интерфейса (синтаксис: **entity state_machin is**). Декларативной частью определяются порты ввода\вывода блока STATE_MACHINE:

- вход тактирования CLK;
- вход разрешения работы A;
- выход DOUT.

После декларации интерфейса, следует описание архитектуры (синтаксис: **architecture beh of state_machin is**). В данной части кода производится:

- инициализация сигналов (синтаксис: **signal name_signal: type**);
- описание компонентов (синтаксис: **name_component: entity name_library.name_entity(name_architecture)**);

- задается алгоритм работы.

Алгоритм работы блока STATE_MACHINE

Блок состоит из параллельного оператора процесса (синтаксис: **process** (*список чувствительности*)), который определяет независимое, последовательное поведение, части заключённой в процессе, и описанной упорядоченной совокупностью последовательных операторов *case*.

Активизация работы оператора процесса происходит в результате изменения сигнала CLK в списке чувствительности. В свою очередь активизация оператора процесса переводит в активное состояние все последовательные операторы *case*, находящиеся внутри процесса.

Операторы *case* производят выбор одной из альтернатив в зависимости от значения выражения:

- BIT_PRD_CNT – выходное значение счетчика COUNTER_SCLR;
- TX_BIT_CNT – значение счетчика COUNTER_ENABLE;
- TX_COLUMN_CNT – значение счетчика COUNTER_COLUMN;
- TX_ROW_CNT – значение счетчика COUNTER_ROW.

Выполняемые действия в зависимости от значений выражений операторов *case* приведены в таблицы 3.1

Таблица 3.1 – Выполняемые действия в зависимости от значений выражений операторов *case*

Выражение	Значение	Действие
BIT_PRD_CNT	19	Линия передачи переводится в низкий уровень. Формируется бит логического '0'
BIT_PRD_CNT	39	Линия передачи переводится в низкий уровень. Формируется бит логической '1'
BIT_PRD_CNT	59	Линия передачи переводится в высокий уровень. Сброс счетчика COUNTER_SCLR. Тактирование счетчика COUNTER_ENABLE
BIT_PRD_CNT	OTHERS	Для всех остальных значений производится пустое действие (NULL)
TX_BIT_CNT	24	Линия передачи переводится в низкий уровень. Тактирование счетчика COUNTER_COLUMN.
TX_BIT_CNT	26	Линия передачи переводится в высокий уровень если переданы не все пакеты (DALAY_PACKEGE = '0'). Сброс счетчика COUNTER_ENABLE.
TX_BIT_CNT	107	Линия передачи переводится в высокий уровень если

		переданы все пакеты (DALAY_PACKEGE = '1'). Сброс счетчика COUNTER_ENABLE.
TX_BIT_CNT	OTHERS	Для всех остальных значений производится пустое действие (NULL)
TX_COLUMN_CNT	2	Сброс счетчика COUNTER_COLUMN. Тактирование счетчика COUNTER_ROW.
TX_COLUMN_CNT	OTHERS	Для всех остальных значений производится пустое действие (NULL)
TX_ROW_CNT	0	Объявление начала передачи пакетов (DALAY_PACKEGE = '0')
TX_ROW_CNT	3	Сброс счетчика COUNTER_ROW при условии достижения конца строки (TX_COLUMN_CNT = 0). Объявление конца передачи пакетов (DALAY_PACKEGE = '1').
TX_ROW_CNT	OTHERS	Для всех остальных значений производится пустое действие (NULL)

Таким образом, вся программа обработки и управления ПД в режиме реального времени имеет детерминированную структуру, в которой главный управляющий блок берет на себя все функции по управлению и объединению всех блоков программы.

3.3 Программа обработки и управления потоковыми данными в режиме реального времени

Структура программы управления представляет собой детерминированную структуру с центральным блоком (STATE_MACHINE), который объединяет в себе более мелкие вспомогательные блоки. Центральный блок следит за выходами блоков счетчиков и в соответствии с их значениями производит нужные действия.

Счетчик COUNTER_SCLR отмеряет интервалы времени логической единицы (высокий уровень сигнала 0,8 мкс., значение счетчика 39), и логического нуля (высокий уровень сигнала 0,4 мкс., значение счетчика 19). На вход счетчика подается тактовый сигнал CLK, частотой 50 МГц, по переднему фронту которого счетчик увеличивает свое значение на единицу. При достижении значения счетчика COUNTER_SCLR = 60 (1,2 мкс.), счетчик сбрасывается, и начинается новый отсчет. Диаграмма работы счетчика CAUNT_SCLR показаны на рисунок 3.5.

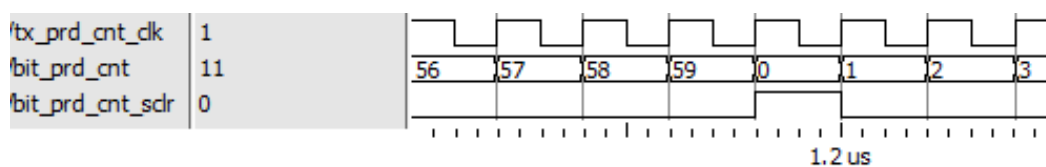


Рисунок 3.5 – Диаграмма работы счетчика COUNTER_SCLR

Счетчик COUNTER_ENABLE считает количество переданных бит и передает это значения на адресный вход мультиплексора MUX_24TO1. При значении счетчика, равном 24 битам (28,8 мкс.) счетчик формирует задержку: 2,4 мкс. (2 бита) - пауза между соседними пакетами, и 100 мкс. (83 бита) - сброс всех переданных значений и начало новой передачи. Задержка формируется присваиванием сигналу RX_SYNC низкого уровня. Диаграмма работы счетчика COUNTER_ENABLE показана на рисунке 3.6.

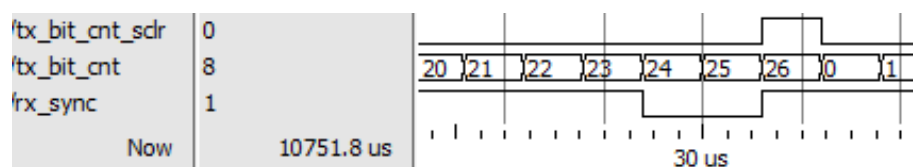


Рисунок 3.6 – Диаграмма работы счетчика COUNTER_ENABLE

Увеличение счетчика COUNTER_ENABLE на единицу происходит по достижению счетчика COUNTER_SCLR значения равного 59. Сброс производится по достижению счетчиком значений: 26 бит – если передача всех пакетов данных еще не закончена, 107 бит – если переданы все пакеты с данными.

Мультиплексор MUX_24TO1 коммутирует сигналы со своих 24 сигнальных входов DATA_IN на один выход – DATA_OUT. На сигнальные входы мультиплексора с блока DATA_BUFFER параллельно подаются 24 бита данных о цвете. На управляющий вход подается выход счетчика COUNT_ENABLE. Управляющие входы мультиплексора считывают значение с выхода счетчика COUNT_ENABLE, и при увеличении этого значения, увеличивают номер считываемого сигнального входа. В результате данные с сигнального входа DATA_IN мультиплексора MUX_24TO1, последовательно выдаются на выход DATA_OUT. Диаграммы работы мультиплексора MUX_24TO1 показаны на рисунке 3.7.

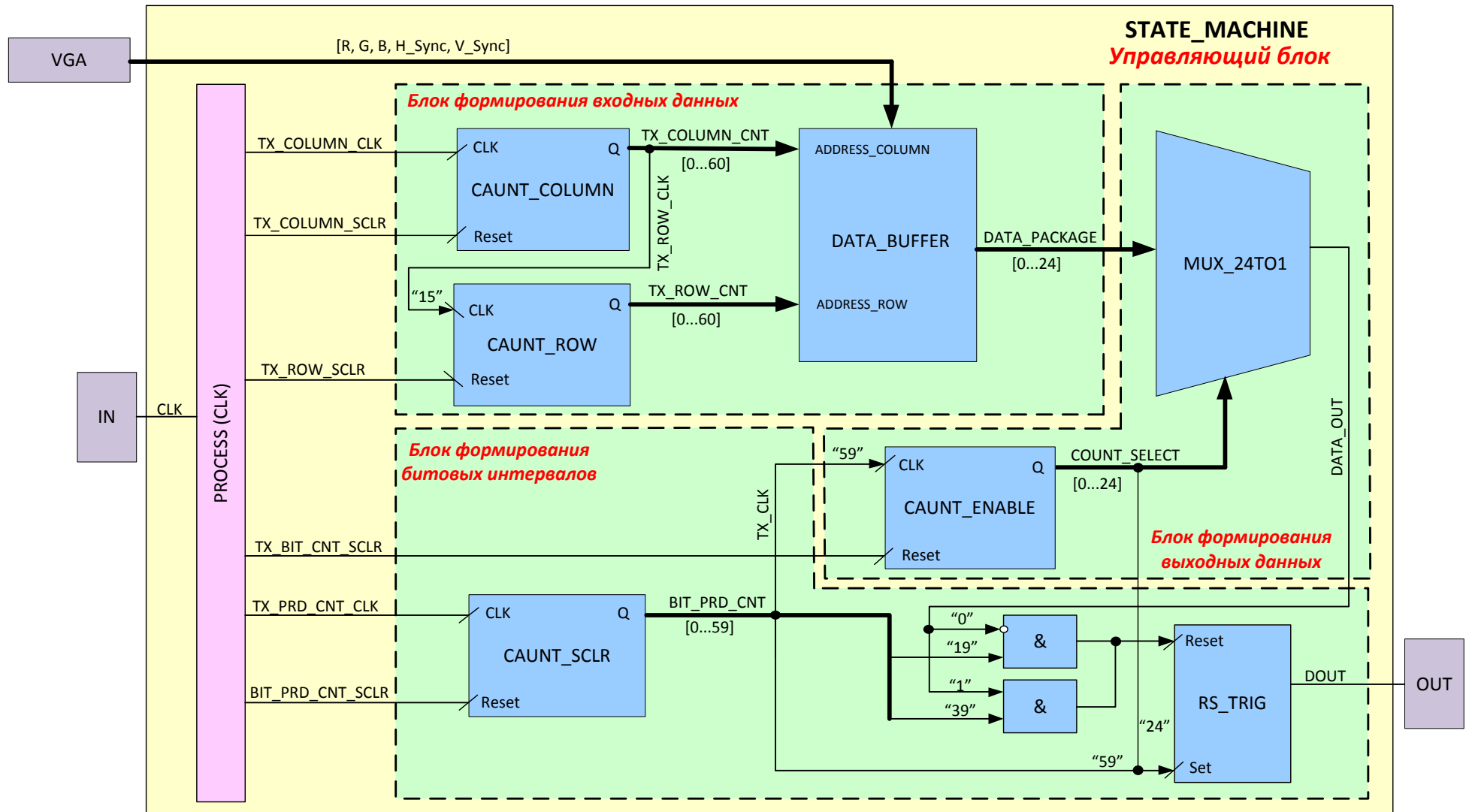


Рисунок 3.9 – Упрощенная принципиальная схема системы обработки и управления потоковыми данными

3.4 Моделирование и отладка программы обработки и управления потоковыми данными

Для проверки и отладки работы программы была проведена ее симуляция в среде моделирования ModelSim. Были заполнены ячейки массива RGB_ARRAY, размером 3x3, значениями для последовательного вывода синего, красного и зеленого цвета (рисунок 3.3):

```
RGB_ARRAY <= (  
  ("000", "000", "000", "000", "000", "000", "000", "000", "000", "000"),  
  ("000", "000", "000", "000", "000", "000", "000", "100", "010", "001"),  
  ("000", "000", "000", "000", "000", "000", "000", "100", "010", "001"),  
  ("000", "000", "000", "000", "000", "000", "000", "100", "010", "001")  
);
```

В результате моделирования были получены временные диаграммы, на которых показано:

- передача происходит при высоком уровне разрешающего сигнала RX_SYNC;
- работа счетчиков CAUNT_SCLR и CAUNT_ENABLE;
- загружены данные в регистр DATA_PACKAGE;
- загружены данные в массив RGB_ARRAY;
- формирование импульсных интервалов сигнала DOUT, в зависимости от состояния сигнала DATA.

Корректность работы была подтверждена временными диаграммами моделирования работы программы обработки и управления ПД, приведёнными на рисунке 3.10 и рисунке 3.11.

3.5 Тестовая программа генерации VGA сигнала

Для отладки программы обработки ПД было необходимо иметь возможность подачи тестового сигнала на ее входы в режиме симуляции. Для генерации тестового сигнала была написана тестовая программа.

Тестовая программа представляет собой модуль на выходе которого генерируются VGA сигналы:

- Red – сигнал красного цвета
- Green – сигнал зеленого цвета;
- Blue – сигнал голубого цвета;
- Horizontal sync – сигнал горизонтальной синхронизации;
- Vertical sync – сигнал вертикальной синхронизации.

Тестовая программа прошивалась на плату вместе с основной программой, и передавала в неё генерируемые сигналы. Генерируемые сигналы в свою очередь, заполняли массив RGB_ARRAY данными о цвете. Подключение тестового блока к отлаживаемой программе приведено на рисунке 3.12

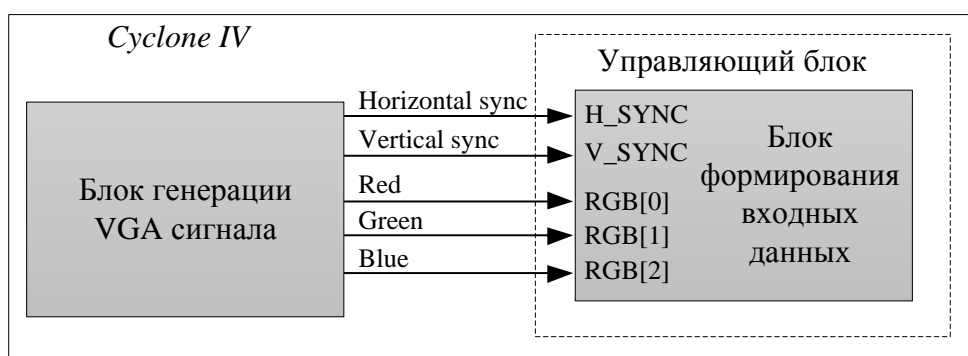


Рисунок 3.12 – Схема подключения тестового блока к основной программе

Работа самой тестовой программы проверялась подачей генерируемых сигналов на VGA вход монитора. В результате подключения были получены чередующиеся полосы красного, зеленого и синего цветов (рисунок 3.13).

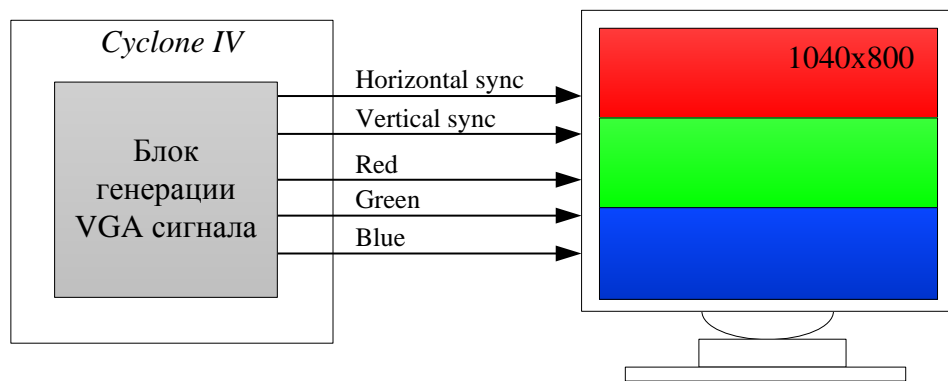


Рисунок 3.13 – Подключение тестового модуля генерации VGA сигнала к монитору

Листинг программы модуля генерации тестового сигнала VGA интерфейса, представлен в приложении Д.

Промоделируем тестовый модуль в отладочной среде ModelSim. Результаты моделирования представлены на рисунке 3.14.

В результате моделирования были получены временные диаграммы, на которых показано:

- генерация сигналов установки цветов RED, GREEN, BLUE;
- генерация горизонтальной синхронизации H_SYNC;
- генерация вертикальной синхронизации V_SYNC.

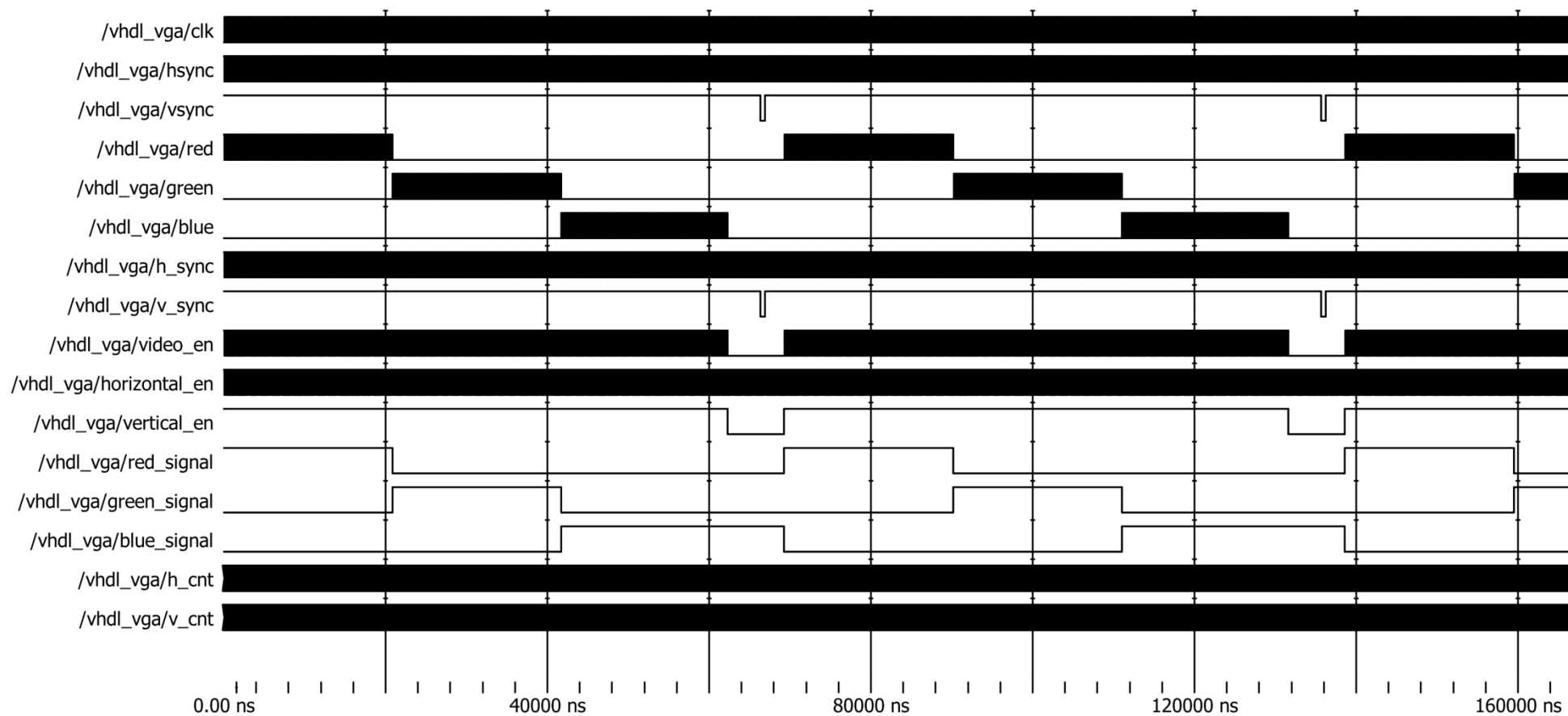


Рисунок 3.14 – Работа тестовой программы генерации VGA сигнала

ЗАКЛЮЧЕНИЕ

В результате выполнения выпускной квалификационной работы была разработана система обработки потоковых данных в режиме реального времени. Система была применена и протестирована в управлении адресными светодиодами WS2812. Разработка системы включала в себя следующие этапы:

- разработка программы для обработки потоковых данных в режиме реального времени на основе ПЛИС, и применения данной программы для управления адресными светодиодами WS2812;
- моделирование и анализ работы программы в среде моделирование ModelSim;
- тестирование и отладка разработанной программы на ресурсах отладочной платы ALTERA Cyclone IV.

В работе также был произведен анализ различных реализации протокола передачи данных для адресных светодиодов WS2812, реализованных на микроконтроллерах. В результате анализа были выявлены основные трудности реализации данного протокола на микроконтроллерах:

- жесткие рамки к длительности импульсов, кодирующих биты;
- при использовании встроенных интерфейсов передачи данных (SPI, UART) наблюдается нехватка тактовой частоты для кодирования битов;
- нерациональное использование ресурсов машинного времени.

Данные особенности затрудняют, а местами делают невозможным реализацию программы управления адресными светодиодами на микроконтроллерах.

Успешно разработанная система обработки потоковых данных в режиме реального времени для управления адресными светодиодами на основе ПЛИС показывает актуальность самой разработки и ее дальнейшего применения для управления большими полноцветными LED – экранами, собранными из адресных светодиодов.

4 ФИНАНСОВЫЙ МЕНЕДЖМЕНТ, РЕСУРСОЭФФЕКТИВНОСТЬ И РЕСУРСОСНАБЖЕНИЕ

В работе рассматриваются вопросы программирования программируемой логической интегральной схемы (далее ПЛИС) с целью использования ПЛИС для управления ПД.

В основе управления ПД лежит схема, строящаяся из логических блоков на ПЛИС Altera Cyclone IV, которая преобразует видеопоток интерфейса VGA, в цифровой поток, используемый для управления адресными светодиодами WS2812. Такая схема, на базе ПЛИС, позволяет построить эффективную систему для решения различных задач связанных с цифровой обработкой сигналов.

Одной из областей применения данной системы управления являются создание различной светодиодной рекламы (бегущая строка, LED панели) и информирующих светодиодных табло.

Таким образом, целью научного исследования является создания программно-аппаратного комплекса на основе ПЛИС, для управления светодиодным LED экраном.

В данном разделе приводятся обоснование целесообразности и перспективности проведения данного научного исследования с точки зрения «финансового менеджмента, ресурсоэффективности и ресурсосбережения».

4.1 Предпроектный анализ

4.1.1 Потенциальные потребители результатов исследования

Что бы проанализировать потенциальных потребителей НИ необходимо рассмотреть целевой рынок и провести его сегментирование.

Потенциальными сегментами целевого рынка, в которых может быть востребовано научное исследование являются такие области как рынок рекламы, энергетики и промышленности.

Выберем два наиболее значимых критерия сегментации рынка по предоставлению технических решений для светодиодной рекламы. В качестве критериев выберем: вид светодиодной рекламы и потребителей услуги. На основе этих критериев построим таблицу сегментирования рынка.

		Вид светодиодной рекламы		
		Табло бегущая строка	Монохромные LED - экраны	Полноцветные LED - экраны
Потребители услуг	Мелкий бизнес			
	Средний бизнес			
	Крупный бизнес			

Рисунок 4.1 – карта сегментирования рынка услуг по разработке интернет ресурсов

LEDokol		НПП Электронные табло		Фаворит Медиа	
---------	--	-----------------------	--	---------------	--

Из приведённой на рисунке 4.1 карты сегментирования можно сделать следующие выводы:

- основными сегментами рынка являются: Табло бегущая строка и монохромные LED - экраны;
- ниша полноцветных LED – экранов у малого и среднего бизнеса остается незанятой;
- увеличение предложения и доступности полноцветных LED – экранов позволит занять все ниши рекламы для бизнеса (от малого до крупного).

4.1.2 Анализ конкурентных технических решений с позиции ресурсоэффективности и ресурсосбережения

Факт того что рынок не стоит на месте, а находится в постоянном движении вызывает необходимость проводить систематический анализ конкурирующих разработок

LEDokol является производственной компанией в сфере светодиодной рекламы. Предоставляет решения для различных светодиодных табло, и табло бегущая строка. Программно-аппаратный комплекс для управления светодиодной бегущей строкой строится на применении микроконтроллеров, что не позволяет проектировать компании ресурсоемкие технические решения. К таким решениям относятся система управления полноцветными LED экранами.

Фаворит Медиа – рекламная компания, которая занимается размещением и продвижением светодиодной рекламы. Компания не имеет собственного производства, а занимается поставками готовых технических решений по управлению полноцветных LED экранов из-за рубежа. Основные минусы таких решений цена, сложность ремонта и зависимость от поставщика.

НПП Электронные табло – производственная компания занимающаяся разработкой и внедрением всех видов продуктов светодиодной рекламы. Технические решения по управлению светодиодными LED панелями строятся на применении современной микропроцессорной технике. Основные минусы – цена изделия, сложность решений.

В научном исследовании рассматривается вопрос применения в качестве системы управления полноцветными LED панелями при помощи ПЛИС. Основными преимуществами данного метод управления является цена реализации, и простота технического решения. Из минусов можно выделить – небольшое количество специалистов знакомых с ПЛИС, требуется время на отработку технологий.

Произведем анализ на конкурентные технические решения при помощи оценочной карты, приведенной в таблице 4.1.

Таблица 4.1 – Оценочная карта для сравнения конкурентных технических решений (разработок)

Критерии оценки	Вес критерия	Баллы			Конкурентоспособность		
		B_{ϕ}	B_{k1}	B_{k2}	K_{ϕ}	K_{k1}	K_{k2}
1	2	3	4	5	6	7	8
Технические критерии оценки ресурсоэффективности							
1. Удобство в эксплуатации (соответствует требованиям потребителей)	0.05	2	3	3	0,1	0,15	0,15
2. Потребность в ресурсах памяти контроллера	0.05	5	3	4	0,25	0,15	0,2
3. Функциональная мощность (предоставляемые возможности)	0.1	5	4	4	0,5	0,4	0,4
4. Простота эксплуатации	0.05	3	3	3	0,1	0,15	0,15
5. Скорость обновления экрана	0.15	4	3	3	0,6	0,45	0,45
Экономические критерии оценки эффективности							
1. Конкурентоспособность продукта	0.1	5	5	3	0,5	0,5	0,3
2. Уровень проникновения на рынок	0.1	1	5	3	0,1	0,5	0,3
3. Цена	0.1	5	2	2	0,5	0,2	0,2
4. Финансирование разработки	0.2	1	5	5	0,1	0,5	0,5
5. Срок выхода на рынок	0.1	5	5	3	0,5	0,5	0,3
Итого	1	36	38	33	3,25	3,5	2,95

Где B_{ϕ} – полноцветные LED экраны; B_{k1} – табло бегущая строка;

B_{k2} – монохромные LED экраны;

Из анализа оценочной картой, можно сделать вывод, что программно-аппаратный комплекс для управления полноцветными LED экранами, имеет средний уровень конкурентоспособности.

Позиции конкурентов особенно уязвимы в потребности в ресурсах памяти и ценовом диапазоне. Позиции разработки системы управления на ПЛИС особенно уязвимы в финансировании и в уровне проникновения на рынок.

Так же в зоне уязвимости может оказаться финансирование научной разработки.

Конкурентное преимущество нашей разработки в функциональной мощности, сроке выхода на рынок, потребности ресурсов памяти и цене.

4.1.3 FAST-анализ

Суть анализа базируется на том, что затраты, на создание и использование любого объекта выполняющего заданные функции, состоят из дополнительных, лишних затрат возникающих из за введения ненужных функций, которые не имеют прямого отношения к назначению объекта или связаны с его несовершенством конструкции, используемых материалов и методов и т.д.

Проведем FAST-анализ программно-аппаратного комплекса управления на ПЛИС.

Стадия 1. Выберем объект FAST-анализа.

В рамках магистерской диссертации в качестве объекта FAST-анализа выступает объект исследования.

Стадия 2. Описание главной, основной и вспомогательных функций, выполняемых объектом исследования.

В роли главной функции выступает внешняя функция которая определяет назначение, сущность и главную цель создания объекта в целом. Для объекта исследования в качестве главной функции выступает отображение информации в виде отдельных пикселей.

В качестве основных функций объекта исследования выступают:

- распределение информации между портами ввода\вывода;
- буферизация данных внутри устройства;
- преобразования VGA сигнала в последовательный цифровой сигнал.

Вспомогательные функции способствуют реализации основанных функций. Объект исследования состоит из следующих вспомогательных функций:

- программная реализация каналов портов ввода\вывода;
- встроенные ячейки памяти;
- счетчики циклов.

Информацию о полученных функциях представлена в таблице 4.2

Таблица 4.2 – Классификация функций выполняемых объектом исследования

Наименование детали (узла, процесса)	Количество деталей на узел	Выполняемая функция	Ранг функции		
			Главная	Основная	Вспомогательная
Программируемая логическая интегральная схема	1	Выводит информацию на светодиоды	х		
Функциональный блок – цифровой автомат	1	Управляет работой всех функциональных блоков		х	
Функциональный блок – буфер данных	1	Временное хранение данных			х
Функциональный блок – счетчик циклов	3	Измерение интервалов времени			х
Функциональный блок – мультиплексор	1	Преобразование параллельного сигнала в последовательный			х

Стадия 3. Определение значимости выполняемых функций объектом.

Воспользуемся методом расстановки приоритетов.

Строим матрицу смежности функций (таблица 4.3).

Таблица 4.3 – Матрица смежности

	Функция 1	Функция 2	Функция 3	Функция 4	Функция 5
Функция 1	=	>	>	<	<
Функция 2	>	=	>	>	<
Функция 3	>	>	=	<	<
Функция 4	>	>	<	=	<
Функция 5	>	>	<	>	=

где «<» – менее значимая; «=» – одинаковые функции по значимости;
«>» – более значимая.

Преобразуем матрицу смежности в матрицу количественных соотношений функций (таблица 4.4).

Таблица 4.4 – Матрица количественных соотношений функций.

	Функция 1	Функция 2	Функция 3	Функция 4	Функция 5	Итого	Значимость функции
Функция 1	1	1,5	1,5	0,5	0,5	5	0,185185
Функция 2	1,5	1	1,5	1,5	0,5	6	0,222222
Функция 3	1,5	1,5	1	0,5	0,5	5	0,185185
Функция 4	1,5	1,5	0,5	1	0,5	5	0,185185
Функция 5	1,5	1,5	0,5	1,5	1	6	0,222222
						$\Sigma = 25$	

где 0,5 при «<»; 1,5 при «>»; 1 при «=».

Стадия 4. Анализ стоимости функций, выполняемых объектом исследования.

Оценим уровень затрат на выполнение каждой функции при помощи нормативного метода. Расчет стоимости функций приведен в таблице 4.5

Таблица 4.5 – Определение стоимости функций, выполняемых объектом исследования

Наименование детали (узла, процесса)	Количество деталей на узел	Выполняемая функция	Норма расхода, кг	Трудоемкость детали, нормо-ч	Стоимость материала, руб.	Заработная плата, руб.	Себестоимость, руб.
Программируемая логическая интегральная схема	1	Выводит информацию на светодиоды	-	-	1500	-	1500
Функциональный блок – цифровой автомат	-	Управляет работой всех функциональных блоков	-	217	-	3120	3120
Функциональный блок – буфер данных	-	Временное хранение данных	-	35	-	504	504
Функциональный блок – счетчик циклов	-	Измерение интервалов времени	-	14	-	202	202
Функциональный блок – мультиплексор	-	Преобразование параллельного сигнала в последовательный	-	28	-	402	402
Сумма							5728

Стадия 5. Построение функционально-стоимостной диаграммы объекта и ее анализ.

Обобщим в виде функционально-стоимостной диаграммы информацию об объекте исследования, собранную в рамках предыдущих стадий.

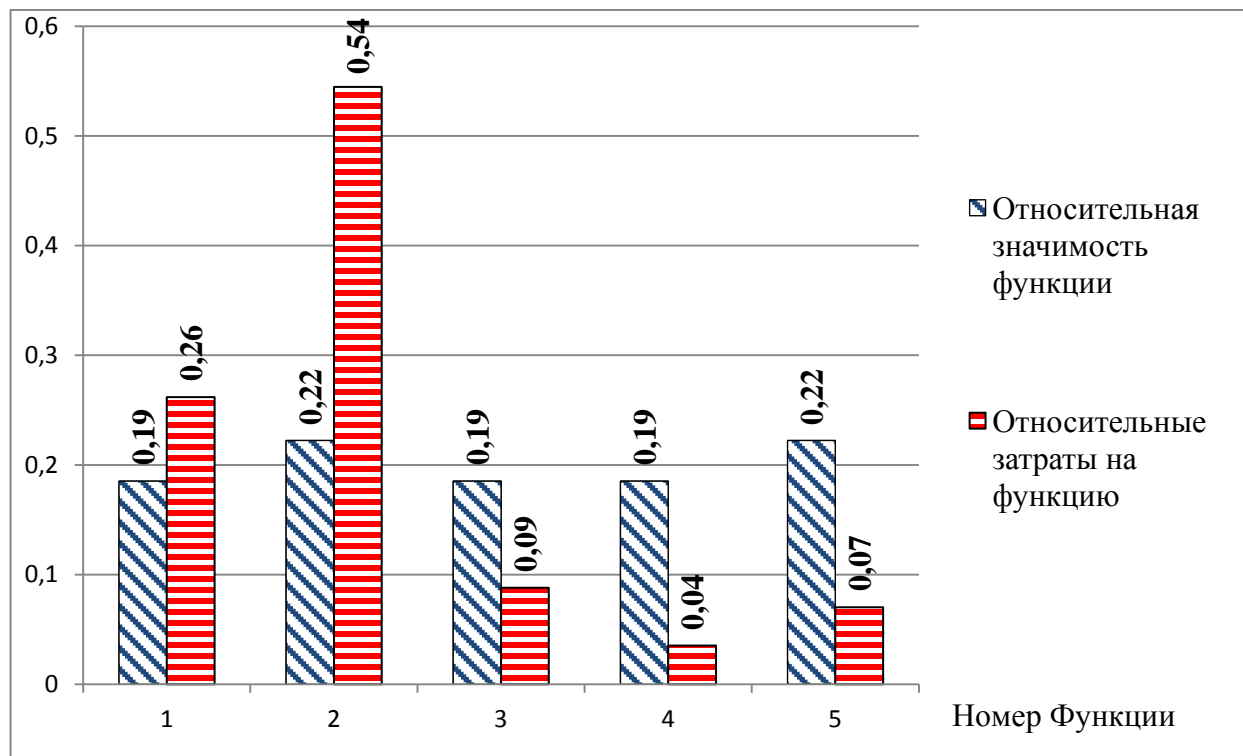


Рисунок 4.2 – функционально-стоимостная диаграмма

Анализ приведенной выше функционально-стоимостной диаграммы показывает явное наличие рассогласования по функциям 1, 2. Необходимо провести работы по ликвидации данных диспропорций.

4.1.4 Диаграмма Исикавы

Выберем в качестве проблемной темы: сложность ремонта и техобслуживания.

Также выберем группы факторов которые влияющие на объект анализа:

- исполнитель;
- методы;
- оборудования;
- материалы.

Произведем анализ проблемной темы. Для этого воспользуемся графическим методом анализа и формирования причинно-следственных связей - диаграмма причины-следствия Исикавы (рисунок 4.3).



Рисунок 4.3 – Причинно-следственная диаграмма Исикавы

Из построенной диаграммы можно определить следующие причины проблемы:

- малоизученность проблемы – новизна технического решения влечет за собой отсутствие опыта ремонта такой техники;
- отсутствие профильного образования не позволяет выполнять ремонт на должном уровне;
- отсутствие компетенции исполнителей в данной области техники усложняет процесс ремонта;
- исходным код является интеллектуальным продуктом который не предназначен для широкого использования, и его отсутствие усложняет ремонт;
- техническая документация в полной мере не предназначена для описания возможных проблем и методов их решения;

- новизна решения влечет за собой отсутствие отработанных методов ремонта;
- специфика технического решения, требует при ремонте специфических инструментов;
- цена на специфические инструменты довольно высокая и должны окупать свою стоимость. Отсутствие инструментов приводит к невозможности ремонта;
- отсутствие специального ПО может затруднить процесс ремонта и техобслуживания;
- качество и специфичность комплектующих могут усложняют ремонта аппаратной части;
- время доставки ремонтных компонентов не позволяет своевременно производить требуемое техобслуживание ремонт. Данный факт заставляет держать запас требуемых компонентов.

4.1.5 SWOT-анализ

Проведем комплексный анализ исследования внешней и внутренней среды научно исследовательской работы – SWOT-анализ. Данные анализа заносятся SWOT матрицу, таблица 4.6.

Таблица 4.6 – матрица SWOT

	Сильные стороны научно-исследовательского проекта: С1. Удобство в эксплуатации (соответствует требованиям потребителей). С2. Функциональная мощность (предоставляемые возможности). С3. Конкурентоспособность продукта. С4. Простота эксплуатации С5. Скорость обновления экрана	Слабые стороны научно-исследовательского проекта: Сл1. Отсутствие прототипа научной разработки. Сл2. Отсутствие у потенциальных потребителей квалифицированных кадров. Сл3. Привязанность комплектующих к конкретному производителю Сл4. Отсутствие необходимого оборудования для проведения испытания опытного образца Сл5. Большой срок поставок деталей, используемых для проведения научного исследования.
Возможности: В1. Использование инновационной инфраструктуры	Использование инновационной структуры ТПУ позволит повысить конкурентоспособность	Преградой для появления дополнительного спроса на новый продукт может послужить

<p>ТПУ для быстрого внедрения ПО на рынок.</p> <p>B2. Использование развитой международной инфраструктуры для более быстрой доставки компонентов.</p> <p>B3. Появление дополнительного спроса на новый продукт.</p> <p>B4. Уменьшение стоимости комплектующих за счет большего объема заказа</p> <p>B5. Повышение стоимости конкурентных разработок.</p>	<p>ПО и ускорить выход на рынок. Так же использование развитой международной инфраструктуры поможет ускорить выход ПО на рынок. Возможно появление дополнительного спроса на новый продукт благодаря более лучшим характеристикам и меньшей цене. Стоимость комплектующих может уменьшиться, при увеличении объема заказа</p>	<p>отсутствие у потенциальных потребителей квалифицированных кадров. Привязанность комплектующих к конкретному производителю может привести к сильной зависимости цены и сроков поставки от поставщика.</p>
<p>Угрозы:</p> <p>У1. Отсутствие спроса на новые технологии производства.</p> <p>У2. Развитая конкуренция производителей.</p> <p>У3. Появление более дешёвых и функциональных решений</p> <p>У4. Увеличение стоимости комплектующих и ПО</p> <p>У5. Недостаток финансов</p>	<p>Отсутствие спроса на новые технологии производства может увеличить срок выхода продукта на рынок и увеличить затраты. Развитая конкуренция среди производителей затрудняет выход продукта на рынок.</p>	<p>Могут появиться более дешевые но при этом более функциональные решения, которые с которыми будет трудно конкурировать. Увеличение стоимости комплектующих и ПО приведет к росту издержек, что в свою очередь приведет к росту цены, и уменьшению конкурентоспособности изделия. Недостаток финансов на окончательно доработку и вывод продукта на рынок может помешать интеллектуальному продукту занять свою нишу</p>

В результате проведения SWOT – анализа удалось получить описание сильных и слабых сторон научно-исследовательского проекта, его возможностей и угроз.

Также удалось выявить соответствия сильных и слабых сторон научно-исследовательского проекта внешним условиям окружающей среды

4.1.6 Оценка готовности проекта к коммерциализации

Оценим степень готовности проекта к коммерциализации и выясним уровень собственных знаний для ее проведения (или завершения). Для этого заполним специальную форму, содержащую показатели о степени проработанности проекта с позиции коммерциализации и компетенциям разработчика научного проекта. Перечень вопросов приведен в таблице 4.7.

Таблица 4.7 – Степени готовности научного проекта к коммерциализации

№ п/п	Наименования	Степень проработанности научного проекта	Уровень имеющихся знаний у разработчика
1.	Определен имеющийся научнотехнический задел	3	3
2.	Определены перспективные направления коммерциализации научнотехнического задела	4	3
3.	Определены отрасли и технологии (товары, услуги) для предложения на рынке	5	4
4.	Определена товарная форма научно- технического задела для представления на рынок	4	4
5.	Определены авторы и осуществлена охрана их прав	1	2
6.	Проведена оценка стоимости интеллектуальной собственности	2	2
7.	Проведены маркетинговые исследования рынков сбыта	4	4
8.	Разработан бизнес-план коммерциализации научной разработки	2	2
9.	Определены пути продвижения научной разработки на рынок	3	2
10.	Разработана стратегия (форма) реализации научной разработки	2	2
11.	Проработаны вопросы международного сотрудничества и выхода на зарубежный рынок	1	1
12.	Проработаны вопросы использования услуг инфраструктуры поддержки, получения льгот	3	2

13.	Проработаны вопросы финансирования коммерциализации научной разработки	3	2
14.	Имеется команда для коммерциализации научной разработки	4	3
15.	Проработан механизм реализации научного проекта	4	3
	ИТОГО БАЛЛОВ	45	39

По результатам оценки можно сделать вывод что разработка обладает средней перспективностью к коммерциализации. Для улучшения этого показателя требуется в дальнейшем улучшать степень проработанности проекта и увеличивать уровень знаний у разработчика. Вопросы требующие дополнительной проработки хорошо видны из таблице 4.7.

4.2 Инициализация проекта

В рамках процессов инициации определяются изначальные цели и ожидания и фиксируются изначальные финансовые ресурсы. Определяются внутренние и внешние заинтересованные стороны проекта, которые будут взаимодействовать и влиять на общий результат научного проекта. Данная информация закрепляется в Уставе проекта, который имеет структуру:

- цели и результат проекта;
- организационная структура проекта;
- ограничения и допущения проекта.

4.2.1 Цели и результат проекта

Планирование комплекса предполагаемых работ осуществляется в следующем порядке:

Приведем информацию о заинтересованных сторонах проекта, иерархии целей проекта и критериях достижения целей. Информацию по заинтересованным сторонам проекта представим в таблице 4.8.

Таблица 4.8 – Заинтересованные стороны проекта

Заинтересованные стороны проекта	Ожидания заинтересованных сторон
Рекламные компании	Конкуренция в данном сегменте приведет к уменьшению цены, увеличению качества и разнообразия товара
Организаторы световых шоу	Конкуренция в данном сегменте приведет к уменьшению цены, увеличению качества и разнообразия товара
Производители светодиодных экранов, оборудования	Появления конкурента на рынке для производителей светодиодного оборудования скажется негативно

Информация об иерархии целей проекта и критериях достижения целей представлена в таблице 4.9.

Таблица 4.9 – Цели и результат проекта

Цели проекта:	Создание законченного, конкурентоспособного устройства, часть характеристик которого в области ресурсоэффективности и ресурсосбережения будут превосходить нынешние аналоги
Ожидаемые результаты проекта:	Наличие рабочего прототипа с заявленными характеристиками
Критерии приемки результата проекта:	<ul style="list-style-type: none"> • минимальное наличие ошибок кода; • собранный прототип; • корректная работа прототипа; • достижения заданных характеристик прототипа;
Требования к результату проекта:	Требования:
	Удобств эксплуатации;
	Конкурентоспособная цена
	Наличие потенциального потребителя
	Соответствие характеристик ресурсоэффективности и ресурсосбережению

Достижение заявленных целей и результатов позволяет занять разработке устойчивые позиции и обрести более конкурентоспособный вид, что в свою очередь облегчит вывод разработки на рынок.

4.2.2 Организационная структура проекта

На данном этапе работы решаются следующие вопросы: кто будет входить в рабочую группу данного проекта, определяются роли каждого участника в данном проекте, а также прописываются функции, выполняемые каждым из участников и их трудозатраты в проекте. Эту информацию представлена в табличной форме (таблица 4.10).

Таблица 4.10 - Рабочая группа проекта

№ п/п	ФИО, основное место работы, должность	Роль в проекте	Функции	Трудозатраты, час.
1.	Фадеев Александр Сергеевич	Руководитель проекта	Отвечает за реализацию проекта в пределах заданных ограничений по ресурсам, координирует деятельность участников проекта.	100
2.	Сниженко Артем Николаевич	Магистрант	специалист, выполняющий отдельные работы по проекту	512
Итого:				612

В результате данного этапа была определен рабочая группа в составе студента (магистранта) и руководителя проекта. За каждым из членов группы были закреплены определенные функции, и определены трудозатраты на выполнения этих функций.

4.2.3 Ограничения и допущения проекта

На данном этапе определим все факторы, которые могут послужить ограничением степени свободы участников команды проекта, а так же «границы проекта» - параметры проекта или его продукта, которые не будут реализованы в рамках данного проекта.

Таблица 4.11 - Рабочая группа проекта

Фактор ограничения проекта	Ограничения/ допущения
Бюджет проекта	30000
Источник финансирования	Стипендия, научные гранты
Сроки проекта:	01.03.2018 - 01.06.2018
Дата утверждения плана управления проектом	25.09.2017
Прочие ограничения и допущения	Ограничения размеров светодиодного экрана; ограничения задействованных ресурсов ПЛИС; ограничения в цветопередачи (8 бит)

В результате этапа инициализации проекта были проработаны вопросы реализации проекта, какие цели результаты преследует проект, какие заинтересованные лица задействованы и какие ограничения могут встретиться.

4.3 Планирование управления научно-техническим проектом

Группа процессов планирования состоит из процессов, осуществляемых для определения общего содержания работ, уточнения целей и

Разработки последовательности действий, требуемых для достижения данных целей.

4.3.1 Структура работ в рамках научного исследования

Планирование комплекса предполагаемых работ осуществляется в следующем порядке:

- определение структуры работ в рамках научного исследования;
- определение участников каждой работы;
- установление продолжительности работ;
- построение графика проведения научных исследований.

Для выполнения научных исследований формируется рабочая группа, в состав которой могут входить научные сотрудники и преподаватели, инженеры,

техники и лаборанты, численность групп может варьироваться. По каждому виду запланированных работ устанавливается соответствующая должность исполнителей.

В данном разделе необходимо составить перечень этапов и работ в рамках проведения научного исследования, провести распределение исполнителей по видам работ. Примерный порядок составления этапов и работ, распределение исполнителей по данным видам работ приведен в таблица 4.12.

Таблица 4.12 – Перечень этапов, работ и распределение исполнителей

Основные этапы	№ раб	Содержание работ	Должность исполнителя
Постановка целей и задач, получение исходных данных	1	Составление и утверждение технического задания	Научный руководитель
Выбор направления исследований	2	Подбор и изучение материалов по теме	Научный руководитель, инженер
	3	Проведение патентных исследований	Научный руководитель, инженер
	4	Разработка календарного плана	Научный руководитель , инженер
Проектирование структуры	5	Обсуждение литературы	Научный руководитель, инженер
	6	Проектирование структуры	Научный руководитель, инженер
	7	Разработка ПО	Научный руководитель, инженер
	8	Тестирование ПО	Инженер
Проведение ОКР			
Оформление отчета по НИР (комплекта документации по ОКР)	9	Оформление расчетно-пояснительной записки	Инженер
	10	Оформление графического материала	Инженер
	11	Подведение итогов	Научный руководитель, инженер

В результате заполнения таблицы были сформированы этапы, и за каждым специалистом были закреплены определенные работы, связанные с этими этапами.

4.3.3 Разработка графика проведения научного исследования

Для удобства построения графика, длительность каждого из этапов работ из рабочих дней следует перевести в календарные дни. Для этого воспользуемся следующей формулой:

$$T_{ki} = T_{pi} \cdot k_{\text{кал}},$$

где T_{ki} – продолжительность выполнения i -й работы в календарных днях;

T_{pi} – продолжительность выполнения i -й работы в рабочих днях;

$k_{\text{кал}}$ – коэффициент календарности.

Коэффициент календарности определяется по следующей формуле:

$$k_{\text{кал}} = \frac{T_{\text{кал}}}{T_{\text{кал}} - T_{\text{вых}} - T_{\text{пр}}} = \frac{365}{366 - 52 - 12} = 1,213$$

$$k_{\text{кал}} = \frac{T_{\text{кал}}}{T_{\text{кал}} - T_{\text{вых}} - T_{\text{пр}}},$$

где $T_{\text{кал}}$ – календарные дни (365 дня);

$T_{\text{вых}}$ – выходные дни (52 дня);

$T_{\text{пр}}$ – праздничные дни (12 дней).

$$k_{\text{кал}} = \frac{365}{366 - 52 - 12} = 1,213$$

В таблице 4.13 приведены длительность этапов работ и число исполнителей, занятых на каждом этапе.

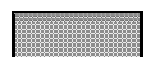
Таблица 4.13 – График проведения научного исследования

Этап	Исполнители	Продолжительность работ, дни			Длительность работ, чел/дн.			
					T_{Pi}		T_{Ki}	
		t_{min}	t_{max}	$t_{ож}$	НР	И	НР	И
Постановка задачи	НР	2	3	2,4	2,4	-	2,91	–
Разработка и утверждение технического задания (ТЗ)	НР, И	2	6	3,6	1,8	1,8	2,18	2,18
Подбор и изучение материалов по тематике	И	15	17	15,8	-	15,8	-	19,16
Разработка календарного плана	НР, И	1	2	1,4	0,7	0,7	0,85	0,85
Обсуждение литературы	НР, И	2	4	2,8	1,4	1,4	1,7	1,7
Проектирование структуры ПО	НР, И	20	21	20,4	10,2	10,2	12,37	12,37
Разработка ПО	НР, И	30	31	30,4	15,2	15,2	18,44	18,44
Тестирование ПО	И	10	15	12	-	12	-	14,55
Оформление расчетно-пояснительной записки	И	6	9	7,2	-	7,2	-	8,73
Оформление графического материала	И	5	6	5,4	-	5,4	-	6,55
Подведение итогов	НР, И	2	3	2,4	1,2	1,2	1,45	1,45
Итого:				103,8	32,9	70,9	39,9	86

На основе таблицы 4.13 построим календарный план-график. График строится для максимального по длительности исполнения работ в рамках научно-исследовательского проекта с разбивкой по месяцам и декадам (10 дней) за период времени дипломирования. Работы на графике выделяется различной штриховкой в зависимости от исполнителей, ответственных за ту или иную работу. Календарный план-график проведения НИОКР приведен в таблице 4.14

Таблица 4.14 – Календарный план-график проведения НИОКР по теме

№ рабо т	Вид работы	Исполнитель	Ткi, кал. Дни	Продолжительность выполнения работ																	
				Февраль			Март				Апрель			Май				Июнь			
				2	6	8	9	12	13	14	30	2	25	26	16	17	29	30	7	8	
1	Постановка задачи	НР	2,91																		
2	Разработка и утверждение технического задания (ТЗ)	НР	2,18																		
		И	2,18																		
3	Подбор и изучение материалов по тематике	И	19,16																		
4	Разработка календарного плана	НР	0,85																		
		И	0,85																		
5	Обсуждение литературы	НР	1,7																		
		И	1,7																		
6	Проектирование структуры ПО	НР	12,37																		
		И	12,37																		
7	Разработка ПО	НР	18,44																		
		И	18,44																		
8	Тестирование ПО	И	14,55																		
9	Оформление расчетно- пояснительной записки	И	8,73																		
10	Оформление графического материала	И	6,55																		
11	Подведение итогов	НР	1,45																		
		И	1,45																		



– Научный руководитель



– Инженер

4.3.4 Бюджет научно-технического исследования (НТИ)

При планировании бюджета НТИ должно быть обеспечено полное и достоверное отражение всех видов расходов, связанных с его выполнением. В процессе формирования бюджета НТИ используется следующая группировка затрат по статьям:

- материальные затраты НТИ;
- основная заработная плата исполнителей темы;
- отчисления во внебюджетные фонды (страховые отчисления);
- накладные расходы.

Расчет материальных затрат НТИ

Данная статья включает стоимость всех материалов, используемых при разработке проекта.

Материальные затраты, необходимые для данной разработки, занесены в таблицу 4.15.

Таблица 4.15 – Материальные затраты

Наименование материалов	Цена за ед., руб.	Количество	Сумма, руб.
Карандаш	10	2 шт.	20
Провода для радиомонтажа	110	5	550
Набор термоусадок	490	1 уп.	490
Ручка шариковая	10	4 шт.	40
Резисторы 470 Ом	3	10 шт.	30
Разъем штыревой «Гребенка» (40 контактов)	19	1 шт	19
Отладочная плата ПЛИС Altera Cyclone IV EP4CE6 FPGA	2350	1 шт.	2350
Программатор USB Blaster	350	1 шт.	350
Светодиодная лента WS2812, 5 м	1220	1 шт.	1220
Итого:			5069

Расходы на материалы составили:

$$З_{\text{м}} = 5069 \text{ рублей.}$$

Основная заработная плата исполнителей работы

В настоящую статью включается основная заработная плата научных и инженерно-технических работников, участвующих в выполнении работ по данной теме. Величина расходов по заработной плате определяется исходя из трудоемкости выполняемых работ и действующей системы окладов и тарифных ставок. В состав основной заработной платы включается премия, выплачиваемая ежемесячно из фонда заработной платы в размере 20 – 30 % от тарифа или оклада. Расчет основной заработной платы сводится в табл. 4.17.

Среднедневная заработная плата рассчитывается по формуле:

$$\text{Дневная} \frac{\text{з}}{\text{плата}} = \frac{\text{Месячный оклад}}{25,17 \text{ дней}};$$

При расчете учитывалось, что в году 302 рабочих дня и, следовательно, в месяце 25,17 рабочих дня. Затраты времени на выполнение работы по каждому исполнителю брались из таблицы 4.13. Также был принят во внимание коэффициент, учитывающий коэффициент по премиям $K_{\text{ПР}} = 0,302$ и районный коэффициент $K_{\text{РК}} = 1,3$. Все затраты по основной заработной плате занесены в таблицу 4.16.

Таблица 4.16 – Затраты на основную заработную плату

Исполнитель	Оклад, руб./мес.	Среднедневная ставка, руб./день	Затраты времени, дни	Коэффици- ент	Фонд з/платы, руб.
НР	33664	1346.56	40	0,392	74470,1
И	2300	92	86	0,392	10939,12
Итого:					85409,22

Таким образом, затраты на основную заработную плату составили:
 $\text{ЗОСН} = 85409,22 \text{ руб.}$

Отчисления во внебюджетные фонды (страховые отчисления)

В данной статье расходов отражаются обязательные отчисления по установленным законодательством Российской Федерации нормам органам государственного социального страхования (ФСС), пенсионного фонда (ПФ) и медицинского страхования (ФФОМС) от затрат на оплату труда работников.

Величина отчислений во внебюджетные фонды определяется исходя из следующей формулы:

$$З_{внеб} = k_{внеб} \cdot (З_{осн} + З_{доп}),$$

где $k_{внеб}$ – коэффициент отчислений на уплату во внебюджетные фонды (пенсионный фонд, фонд обязательного медицинского страхования и пр.).

Отчисления во внебюджетные фонды представлено в таблице 4.17

Таблица 4.17 – Отчисления во внебюджетные фонды

Исполнитель	Основная заработная плата, руб.	Дополнительная заработная плата, руб.
НР	74470,1	–
И	10939,12	–
Коэффициент отчислений во внебюджетные фонды	$k_{внеб} = 30,2\%$	

Таким образом, величина отчисления во внебюджетные фонды составила:

$$З_{внеб} = 0,302 \cdot 85409.22 = 25794 \text{ рублей};$$

Накладные расходы

Накладные расходы учитывают прочие затраты организации, не попавшие в предыдущие статьи расходов: печать и ксерокопирование материалов исследования, оплата услуг связи, электроэнергии, почтовые и телеграфные расходы, размножение материалов и т.д. Их величина определяется по следующей формуле:

$$З_{накл} = (\text{сумма статей расходов}) \cdot k_{нр};$$

где $k_{нр}$ – коэффициент, учитывающий накладные расходы.

Величину коэффициента накладных расходов можно взять в размере 16%.

$$З_{накл} = (85409 + 25794 + 5069) \cdot 0,16 = 18604 \text{ рублей.};$$

Формирование бюджета затрат научно-исследовательского проекта

Рассчитанная величина затрат научно-исследовательской работы (темы) является основой для формирования бюджета затрат проекта, который при

формировании договора с заказчиком защищается научной организацией в качестве нижнего предела затрат на разработку научно-технической продукции.

Определение бюджета затрат на научно-исследовательский проект по каждому варианту исполнения приведен в таблице 4.18.

Таблица 4.18 – Расчёт бюджета затрат НТИ

Наименование статьи	Сумма, руб.
1. Материальные затраты НТИ	5069
2. Затраты по основной заработной плате исполнителей темы	85409,22
3. Отчисления во внебюджетные фонды	25794
4. Накладные расходы	18604
5. Бюджет затрат НТИ	85409

4.3.5 Реестр рисков проекта

Риски в реализации проекта включают в себя возможные неопределенные события, которые могут возникнуть в проекте и вызвать последствия, которые повлекут за собой нежелательные эффекты.

Заполним информацию о событиях, в таблицу 4.19, которые потенциально несут в себе риски.

Таблица 4.19 – Реестр рисков

№	Риск	Потенциально е воздействие	Вероятность наступления	Влияние риска	Уровень риска	Способы смягчения	Условия наступления
1	Эффективность и надежность	Недостаточная надежность может привести к неконкурентоспособности устройства	2	5	высокий	Удаления особого внимания надежности комплектующих и качеству разработки программного кода	Бракованная деталь, недостаточно проработанный программный код
2	Контролирующие органы	Предписания контролируемых органов и не возможность их справить	2	5	высокий	Изучения возможных несоответствий нормативной документации	Несоответствие изделия ГОСТ, СниП

3	Финансирование	Недостаток финансирования негативно сказывается на продвижении разработки на рынок	1	3	средний	Поиск дополнительных источников финансирования	В результате расчета бюджета НТИ были учтены не все расходы
4	Планирование	Отсутствие опыта планирования может негативно сказаться на бюджете и сроках проекта	2	2	низкий	Включение в работу дополнительных исполнителей, сверхурочная работа	В результате планирования НТИ были не правильно определены этапы работы, и распределены исполнители

В результате данного этапа были рассмотрены возможные риски при реализации НТИ. Данные риски занесены в таблицу, и для каждого из них были даны рекомендации по смягчению их воздействия.

4.4 Определение ресурсной (ресурсосберегающей), финансовой, бюджетной, социальной и экономической эффективности исследования

В рамках работы не представляется возможным оценить экономическую эффективность проекта, потому что для этого необходимо проводить полноценное исследование.

Результатом выполнения работы является автоматическое устройство управления потоками информации LED панели, на основе ПЛИС. Устройство преобразует видеопоток интерфейса VGA, в цифровой поток, используемый для управления адресными светодиодами WS2812.

Значимость данной работы в том, что на основе данной разработки можно собирать LED экраны для вывода них нужного изображения.

Представленный метод может быть реализованы в сфере рекламы, светового шоу и производства.

Экономический эффект работы не представляется возможным охарактеризовать, потому что для этого необходимо проводить полноценное исследование.

4.5 Оценка научно-технического уровня НИР

Научно-технический уровень характеризует, в какой мере выполнены работы и обеспечивается научно-технический прогресс в данной области. Для оценки научной ценности, технической значимости и эффективности, планируемых и выполняемых НИР, используется метод бальных оценок. Бальная оценка заключается в том, что каждому фактору по принятой шкале присваивается определенное количество баллов. Обобщенную оценку проводят по сумме баллов по всем показателям или рассчитывают по формуле. На этой основе делается вывод о целесообразности НИР.

Сущность метода заключается в том, что на основе оценок признаков работы определяется коэффициент ее научно-технического уровня по формуле:

$$K_{НТУ} = \sum_{i=1}^3 R_i \cdot n_i,$$

где $K_{НТУ}$ – коэффициент научно-технического уровня;

R_i – весовой коэффициент i -го признака научно-технического эффекта;

n_i – количественная оценка i -го признака научно-технического эффекта, в баллах.

Таблица 4.20 – Весовые коэффициенты признаков НТУ

Признак научно-технического эффекта НИР	Характеристика признака НИОКР	R_i
Уровень новизны	Систематизируются и обобщаются сведения, определяются пути дальнейших исследований	0,4
Теоретический уровень	Разработка способа (алгоритм, программа мероприятий, устройство, вещество и т.п.)	0,1
Возможность реализации	Время реализации в течение первых лет	0,5

Таблица 4.21 – Баллы для оценки уровня новизны

Уровень новизны	Характеристика уровня новизны	Баллы
Принципиально новая	Новое направление в науке и технике, новые факты и закономерности, новая теория, вещество, способ	8 – 10
Новая	По-новому объясняются те же факты, закономерности, новые понятия дополняют ранее полученные результаты	5 – 7
Относительно новая	Систематизируются, обобщаются имеющиеся сведения, новые связи между известными факторами	2 – 4
Не обладает новизной	Результат, который ранее был известен	0

Таблица 4.22 – Баллы значимости теоретических уровней

Теоретический уровень полученных результатов	Баллы
Установка закона, разработка новой теории	10
Глубокая разработка проблемы, многоспектральный анализ, взаимодействия между факторами с наличием объяснений	8
Разработка способа (алгоритм, программа и т. д.)	6
Элементарный анализ связей между фактами (наличие гипотезы, объяснения версии, практических рекомендаций)	2
Описание отдельных элементарных факторов, изложение наблюдений, опыта, результатов измерений	0,5

Таблица 4.23 – Возможность реализации научных, теоретических результатов по времени и масштабам

Время реализации	Баллы
В течение первых лет	10
От 5 до 10 лет	4
Свыше 10 лет	2

Таким образом, исходя из полученной оценки признаков НИОКР, проект имеет высокий уровень научно-технического эффекта и быстроты реализации благодаря новому подходу к управлению технологическим процессом.

5 СОЦИАЛЬНАЯ ОТВЕТСТВЕННОСТЬ

5.5 Производственная безопасность

В процессе работы над научным исследованием, на здоровье и работоспособность трудящихся могут воздействовать совокупность различных факторов.

Большая часть работы научного исследования проводилось в офисном помещении, за компьютером.

Для обеспечения сохранения здоровья и работоспособности трудящихся необходимо произвести анализ всевозможных воздействующих негативных факторов в результате работы над НИР, и выработать методы их устранения.

5.1.1 Анализ выявленных вредных факторов при разработке и эксплуатации проектируемого решения.

В ходе реализации НИР согласно ГОСТ 12.0.003-74 [11], можно выделить присутствие следующий вредных производственных факторов:

- недостаточная освещённость рабочего места;
- повышенный уровень шума на рабочем месте;
- повышенная напряженность магнитного поля;
- психофизиологический;
- микроклимат.

Недостаточная освещённость рабочего места

Значение освещения в процессе жизнедеятельности и, особенно в производственной деятельности, велико. При неудовлетворительном освещении зрительная способность глаз снижается, и могут появиться такие заболевания, как близорукость, резь в глазах, катаракта, профессиональное заболевание. Правильно выполненная система освещения имеет большое значение в снижении производственного травматизма, уменьшая потенциальную опасность многих производственных факторов; создает

нормальное условие для работы органов зрения и повышает общую работоспособность организма.

Работа связанная с применением вычислительной техники относится к III разряду зрительной работы, поэтому помещение с ПК должно иметь естественное и искусственное освещение.

Согласно СанПиН 2.2.4.3359-16 [14], при выполнении работ категории высокой зрительной точности (наименьший размер объекта различения 0,3 до 0,5мм) величина коэффициента естественного освещения (КЕО) должна быть не ниже 1,5%, а при зрительной работе средней точности (наименьший размер объекта различения 0,5...1,0 мм) КЕО должен быть не ниже 1,0% .

Общая освещенность в помещениях, в которых производятся зрительные работы высокой точности должна составлять 300 лк, а комбинированная освещенность 750 лк. Аналогичные требования при выполнении работ средней точности - 200 и 300лк соответственно СП 52.13330.2011 [12].

Рассчитаем требуемое количество светильников в помещении офиса где выполнялись научные исследования.

Вычислим площадь помещения:

$$S_{\text{пом}} = a \cdot b = 5 \cdot 4 = 20 \text{ м}^2;$$

где a – длина комнаты; b – ширина комнаты.

Определим индекс помещения:

$$\varphi = \frac{S_{\text{пом}}}{(h_1 - h_2) \cdot (a + b)} = \frac{20}{(3,2 - 1) \cdot 9} = 1,1;$$

где h_1 – высота помещения; h_2 – высота рабочего места.

В качестве источников искусственного освещения используются люминесцентные лампы типа ЛБ (20 Вт), которые объединяются в светильники по 2 лампы ($\Phi = 1200$ Лм на уровне 1 от пола), и размещаются над рабочими поверхностями (1 метр) равномерно. Коэффициент отражения потолка - 50, стен -30, пол - 10.

Согласно таблицы на светильники с люминесцентными лампами определим коэффициент использования $U = 48$.

Определим нужное количество светильников:

$$N = \frac{(E \cdot S \cdot 100 \cdot K_3)}{(U \cdot n \cdot \Phi_{\text{л}})} = \frac{(300 \cdot 20 \cdot 100 \cdot 1,25)}{(48 \cdot 2 \cdot 1200)} = 7 \text{ шт.}$$

где E – требуемая освещённость горизонтальной плоскости (300 лк);

K_3 – коэффициент запаса (1,25); U – коэффициент использования осветительной установки; $\Phi_{\text{л}}$ – световой поток одной лампы (1150 Лм); n – число ламп в одном светильнике (2 шт.).

Так как офисное помещение оснащено четырьмя светильниками, с лампами ЛБ (30 Вт, 2180 Лм), можно сделать вывод, что искусственная освещённость для данного помещения является избыточной.

В качестве мер уменьшения искусственной освещённости, возможны следующие мероприятия:

- организовать включение светильников от отдельных выключателей, что позволит варьировать освещение в зависимости от изменения естественного освещения;
- установка менее мощных ламп;
- косметический ремонт помещения с использованием темных отделочных материалов и последующие контрольные измерения КЕО.

Мероприятия по обеспечению нормативных требований к показателю ослеплённости (прямой блескости):

- увеличением высоты установки светильников;
- уменьшением яркости светильников путем закрытия источников света светорассеивающими стеклами;

Повышенный уровень шума на рабочем месте

Шум на рабочем месте оказывает раздражающее влияние на работника, повышает его утомляемость, а при выполнении задач, требующих внимания и

сосредоточенности, способен привести к росту ошибок и увеличению продолжительности выполнения задания.

Согласно нормативной документации ГОСТ 12.1.003-2014 [13], СанПиН 2.2.4.3359-16 [14] нормативным эквивалентным уровнем звука на рабочих местах является 50 дБА.

Источником шумовых помех в офисе могут являются вентиляционные установки, кондиционеры, ЭВМ и его периферийные устройства, а также серверные комнаты.

Максимальный уровень шумовых помех в помещении где проводились работы составляет 45 Дб, что не превышает нормируемый показатель звукового давления на рабочем месте, в офисе.

Повышенная напряженность магнитного поля

Электромагнитные поля, характеризующиеся напряженностями электрических и магнитных полей, наиболее вредны для организма человека. Основным источником этих проблем, связанных с охраной здоровья людей, использующих в своей работе автоматизированные информационные системы на основе персональных компьютеров, являются дисплеи (мониторы), они представляют собой источники наиболее вредных излучений, неблагоприятно влияющих на здоровье человека.

Предельно допустимые значения излучений от ЭВМ в соответствии с СанПиН 2.2.2/2.4.1340-03 [15] приведены в таблице 5.1.

Таблица 5.1 - Допустимые уровни ЭМП, создаваемых ПЭВМ

Наименование параметров		ВДУ ЭМП
Напряженность электрического поля	в диапазоне частот 5 Гц - 2 кГц	25 В/м
	в диапазоне частот 2 кГц - 400 кГц	2,5 В/м
Плотность магнитного потока	в диапазоне частот 5 Гц - 2 кГц	250 нТл
	в диапазоне частот 2 кГц - 400 кГц	25 нТл
Электростатический потенциал экрана видеомонитора		500 В

На расстоянии 5-10 см от экрана и корпуса монитора уровни напряженности могут достигать 140 В/м по электрической составляющей, что значительно превышает допустимые значения.

Все дисплеи должны проходить испытания на соответствие требованиям безопасности, например, международным стандартам MRP 2, TCO 99.

Психофизиологический фактор

Научной исследовательской работой сопутствует ряд вредных психофизиологических факторов: напряжение зрения и внимания; эмоциональные, интеллектуальные и длительные статические нагрузки; большая монотонность труда; большой объем обрабатываемой информации в единицу времени; нерациональная организация рабочего места.

В результате воздействия данных факторов к концу рабочего дня рабочий испытывает неприятные ощущения: переутомление глаз, головная боль, тянущие боли в мышцах шеи, рук и спины, снижение концентрации внимания.

В зависимости от категории трудовой деятельности и уровня нагрузки за рабочую смену при работе с ПЭВМ устанавливается суммарное время регламентированных перерывов. Для снятия психофизиологического напряжения, необходимы обязательные перерывы в работе (10–15 минут после каждых двух часов непрерывной работы, и 1 час после каждых 4 часов работы). Помимо всего должна присутствовать рациональная организация рабочего места согласно ГОСТ 12.2.032–78.

Микроклимат

Микроклимат обеспечивает поддержание теплового равновесия между организмом человека и окружающей средой.

Длительное воздействие на человека неблагоприятных метеорологических условий резко уменьшает его самочувствие, снижает производительность труда и часто приводит к заболеваниям.

Влажность воздуха оказывает значительное влияние на терморегуляцию организма человека. Высокая относительная влажность воздуха при его высокой температуре способствует перегреванию организма. Низкая влажность вызывает пересыхание слизистых оболочек дыхательных путей. Подвижность воздуха весьма эффективно способствует теплоотдаче, что является

положительным явлением при высокой температуре окружающей среды и отрицательным – при низкой.

Оптимальные и допустимые показатели температуры, относительной влажности и скорости движения воздуха в рабочей зоне производственных помещений должны соответствовать значениям, согласно СанПиН 2.2.4.548–96 [16] (смотрите таблицу 5.2).

Таблица 5.2 – Оптимальные и допустимые нормы микроклимата

Период года	Температура, °С					Относительная влажность, %		Скорость движения воздуха, м/с	
	Оптимальная	Допустимая на рабочих местах				Оптимальная	Допустимая	Оптимальная, не более	Допустимая, не более
		Верхняя		Нижняя					
		Пост.	Не пост.	Пост.	Не пост.				
Хол	22-24	25	26	21	18	40-60	75	0,1	0,1
Теп	23-25	28	30	22	20	40-60	70	0,1	0,1

Интенсивность теплового облучения работающих от электронного оборудования, электронагревательных и осветительных приборов на постоянных рабочих местах не должна превышать 35 Вт/м^2 при облучении 50 % поверхности тела и более, 70 Вт/м^2 при облучаемой поверхности от 25 до 50 % и 100 Вт/м^2 при облучении не более 50 % поверхности тела.

Согласно санитарным нормам и правилам в офисе на рабочих местах параметры микроклимата не должны отклоняться от параметров заданных в таблице 5.2. Наличие вентиляции и кондиционирования обеспечивают данные параметры микроклимата

5.1.2 Анализ выявленных опасных факторов при разработке и эксплуатации проектируемого решения.

В ходе реализации НИР согласно ГОСТ 12.0.003-74 [11], можно выделить присутствие нескольких опасных производственных факторов:

- электрический ток;
- короткое замыкание;
- статическое электричество.

Опасность поражения электрическим током

На рабочем месте из всего оборудования металлическим является лишь корпус системного блока компьютера, но здесь используются системные блоки, отвечающие стандарту фирмы IBM, в которых кроме рабочей изоляции предусмотрен элемент для заземления и провод с заземляющей жилой для присоединения к источнику питания.

Электробезопасность обеспечивается в соответствии с ГОСТ Р 12.1.019-2009 ССБТ. Электробезопасность. Общие требования и номенклатура видов защиты [17].

Опасное и вредное воздействие на людей электрического тока, электрической дуги и электромагнитных полей проявляется в виде электротравм.

Степень опасного и вредного воздействия на человека электрического тока, электрической дуги и электромагнитных полей зависит от:

- рода и величины напряжения и тока;
- частоты электрического тока;
- пути прохождения тока через тело человека;
- продолжительности воздействия на организм человека.

Помимо электрического тока к опасным факторам относятся короткое замыкание и статическое электричество.

Короткие замыкания в электропроводке чаще всего происходят из-за нарушения изоляции токопроводящих частей в результате механического повреждения, старения, воздействия влаги и агрессивных сред, а также неправильных действий людей. При возникновении короткого замыкания сила тока в проводах возрастает, а количество выделяющейся теплоты увеличиваться примерно в 400 раз. Такое резкое увеличение температуры может привести к возникновению пожара.

Опасность статического электричества заключается в возможности накопления заряда статического электричества на поверхности диэлектрических материалов. Такой заряд может быть достаточно большим и при прохождении через тело человека, может оказывать влияние на здоровье человека.

В качестве мер по предупреждению накопления статического электричества рассматриваются меры защиты:

- заземление электропроводящего оборудования и коммуникаций;
- применение нейтрализаторов;
- подбор пар контактирующих материалов, электризующихся зарядами разных знаков;
- увлажнение окружающей атмосферы;
- применение электропроводных материалов для оборудования;
- применение спецодежды.

Электробезопасность в офисном помещении должна обеспечиваться техническими способами и средствами защиты, а также организационными и техническими мероприятиями.

Для обеспечения защиты от поражения электрическим током при прикосновении к металлическим нетоковедущим частям, которые могут оказаться под напряжением в результате повреждения изоляции, применяются защитное заземление.

Заземление корпуса ЭВМ обеспечено подведением заземляющей жилы к питающим розеткам. Сопротивление заземления 4 Ом, согласно ПУЭ [18] для электроустановок с напряжением до 1000 В.

Помимо всего в качестве меры защиты от короткого замыкания и удара электрическим током предусматривается установка автоматов выключения и устройств защитного отключения.

Основным организационным мероприятием является инструктаж и обучение безопасным методам труда, а также проверка знаний правил

безопасности и инструкций в соответствии с занимаемой должностью применительно к выполняемой работе.

5.2 Экологическая безопасность

5.2.1 Анализ воздействия на окружающую среду

Деятельность по разработке ПО не связана с производством, поэтому влияние на окружающую среду минимально.

5.2.2 Рекомендации по минимизации влияния на окружающую среду

1. С учетом того, что наиболее значительную часть твердых бытовых отходов (до 40 % в развитых странах) составляет бумага и картон — бумага для печати, упаковка и упаковочные материалы, актуальным является осуществление их утилизации для повторного использования в промышленном производстве, что является наиболее экономически эффективным способом обращения с отходами согласно ГОСТ Р 55090-2012 [19].

При завершении срока службы ПК, их можно отнести к отходам электронной промышленности. Переработка таких отходов осуществляется разделением на однородные компоненты, химическим выделением пригодных для дальнейшего использования компонентов и направлением их для дальнейшего использования согласно ГОСТ Р 55102-2012 [20].

Перечень элементов и содержащее их отработанное электротехническое и электронное оборудование, которые должны быть отдельно собраны при выводе отработавшего электротехнического и электронного оборудования из эксплуатации:

- конденсаторы, содержащие ПХБ;
- печатные платы и других устройств с площадью поверхности больше 10 см²;
- картриджи;
- пластик;
- электронно-лучевые трубки;

- элементы отработавшего электротехнического и электронного оборудования;
- газоразрядные лампы;
- жидкокристаллические экраны (если необходимо, вместе с корпусом) с поверхностью более 100 см² и все экраны с подсветкой газоразрядными лампами;
- внешние электрические кабели; - элементы, содержащие огнеупорные керамические слои;
- конденсаторы, содержащие электролит (размер хотя бы одной из сторон конденсатора должен быть 25 мм или более).

Люминесцентные лампы относят к ртутьсодержащим отходам, и для их утилизации действует Постановление Правительства РФ от 03.09.2010 № 681. Согласно постановлению, устанавливается порядок обращения с отходами производства и потребления в части осветительных устройств, электрических ламп, ненадлежащие сбор, накопление, использование, обезвреживание, транспортирование и размещение которых может повлечь причинение вреда жизни, здоровью граждан, вреда животным, растениям и окружающей среде [26].

Не допускается самостоятельное обезвреживание, использование, транспортирование и размещение отработанных ртутьсодержащих ламп потребителями отработанных ртутьсодержащих ламп, а также их накопление в местах, являющихся общим имуществом собственников помещений многоквартирного дома, за исключением размещения в местах первичного сбора и размещения и транспортирования до них.

Сбор отработанных ртутьсодержащих ламп у потребителей осуществляют специализированные организации.

Отходы, не подлежащие переработке и вторичному использованию подлежат захоронению на полигонах.

5.3 Безопасность в чрезвычайных ситуациях

5.3.1 Перечень возможных ЧС на объекте

В офисном помещении согласно НПБ 105-03 относится к категории В3 по пожароопасности, содержащие вещества и материалы, способные при взаимодействии с водой, кислородом воздуха или друг с другом только гореть.

Для минимизации возможности возникновения фактора пожара необходимо проводить пожарную профилактику. Пожарная профилактика представляет собой комплекс организационных и технических мероприятий, направленных на обеспечение безопасности людей, на предотвращении пожара, ограничение его распространения, а также создание условий для успешного тушения пожара. Для профилактики пожара чрезвычайно важна правильная оценка пожароопасности, определение опасных факторов и обоснование способов и средств пожар предупреждения и защиты.

Одно из условий обеспечения пожаробезопасности - ликвидация возможных источников воспламенения.

Обогревание помещения открытыми электронагревательными приборами могут привести к пожару, т.к. в помещении находятся бумажные документы и справочная литература. Следовательно, использование открытого нагревательного прибора неприемлемо.

5.3.2 Меры по предотвращению и ликвидации ЧС и их последствий

В целях предотвращения пожара предлагается:

- проводить с инженерами, работающими в офисе, противопожарный инструктаж.
- проводить плановый осмотр и своевременно устранять все неисправности в электроприборах;
- предотвращать небезопасное хранение легко-воспламеняющихся жидкостей;
- оснащение помещения автоматической системой обнаружения пожара;

- оснащение помещения автоматической системой оповещения о пожаре.

Согласно СП 5.13130.2009 [23] и СП 3.13130.2009 [24] помещения с категорией ВЗ должны оснащаться системой автоматической пожарной сигнализации и система оповещения и управления эвакуацией людей при пожарах.

В помещении предусмотрена установка двух дымовых и одного пожарных извещателя.

Для оповещения о пожаре в помещения предусмотрена установка звуковой сирены.

5.4 Правовые вопросы обеспечения безопасности

Рабочее место - это часть пространства, в котором инженер осуществляет трудовую деятельность, и проводит большую часть рабочего времени. Рабочее место, хорошо приспособленное к трудовой деятельности работника, правильно и целесообразно организованное, в отношении пространства, формы, размера обеспечивает ему удобное положение при работе и высокую производительность труда при наименьшем физическом и психическом напряжении.

Согласно ГОСТ 12.2.032-78 [25] конструкция рабочего места и взаимное расположение всех его элементов должно соответствовать антропометрическим, физическим и психологическим требованиям. Большое значение имеет также характер работы. В частности, при организации рабочего места должны быть соблюдены следующие основные условия:

- оптимальное размещение оборудования, входящего в состав рабочего места;
- достаточное рабочее пространство, позволяющее осуществлять все необходимые движения и перемещения;
- необходимо естественное и искусственное освещение для выполнения поставленных задач;

- уровень акустического шума не должен превышать допустимого значения.

Главными элементами рабочего места являются письменный стол и кресло. Основным рабочим положением является положение сидя. Поэтому для исключения возникновения заболеваний, связанных с малой подвижностью работника, необходимо иметь возможность свободной перемены поз. Также необходимо соблюдать режим труда и отдыха с перерывами, заполняемыми “отвлекающими” мышечными нагрузками на те звенья опорно-двигательного аппарата, которые не включены в поддержание основной рабочей позы.

По условиям работы рабочее место относится к индивидуальному рабочему месту для работы сидя. Рабочее место должно занимать площадь не менее 6 м, высота помещения должна быть не менее 4 м, а объем - не менее 20 м³ на одного человека.

Рабочий стул должен быть снабжен подъемно-поворотным механизмом. Высота сиденья должна регулироваться в пределах (400 - 500) мм. Глубина сиденья должна составлять не менее 380 мм, а ширина - не менее 400 мм. Высота опорной поверхности спинки не менее 300 мм, ширина - не менее 380 мм. Угол наклона спинки стула к плоскости сиденья должен изменяться в пределах (90 – 110)°.

5.4 Организационные вопросы обеспечения безопасности

Согласно "Трудового кодекса Российской Федерации" от 30.12.2001 N 197-ФЗ (ред. от 05.02.2018) работодатель обязан обеспечить нормальные условия для выполнения работниками норм выработки. К таким условиям, в частности, относятся:

- исправное состояние помещений, сооружений, машин, технологической оснастки и оборудования;
- своевременное обеспечение технической и иной необходимой для работы документацией;

- надлежащее качество материалов, инструментов, иных средств и предметов, необходимых для выполнения работы, их своевременное предоставление работнику;
- условия труда, соответствующие требованиям охраны труда и безопасности производства
- безопасность работников при эксплуатации зданий, сооружений, оборудования, осуществлении технологических процессов, а также применяемых в производстве инструментов, сырья и материалов;
- создание и функционирование системы управления охраной труда;
- соответствующие требованиям охраны труда условия труда на каждом рабочем месте;
- режим труда и отдыха работников в соответствии с трудовым законодательством и иными нормативными правовыми актами, содержащими нормы трудового права;
- приобретение и выдачу за счет собственных средств специальной одежды, специальной обуви и других средств индивидуальной защиты, смывающих и обезвреживающих средств, прошедших обязательную сертификацию или декларирование соответствия в установленном законодательством Российской Федерации о техническом регулировании порядке, в соответствии с установленными нормами работникам, занятым на работах с вредными и (или) опасными условиями труда, а также на работах, выполняемых в особых температурных условиях или связанных с загрязнением;
- обучение безопасным методам и приемам выполнения работ и оказанию первой помощи пострадавшим на производстве, проведение инструктажа по охране труда, стажировки на рабочем месте и проверки знания требований охраны труда;
- недопущение к работе лиц, не прошедших в установленном порядке обучение и инструктаж по охране труда, стажировку и проверку знаний требований охраны труда;

- организацию контроля за состоянием условий труда на рабочих местах, а также за правильностью применения работниками средств индивидуальной и коллективной защиты;

- проведение специальной оценки условий труда в соответствии с законодательством о специальной оценке условий труда;

- информирование работников об условиях и охране труда на рабочих местах, о риске повреждения здоровья, предоставляемых им гарантиях, полагающихся им компенсациях и средствах индивидуальной защиты;

- принятие мер по предотвращению аварийных ситуаций, сохранению жизни и здоровья работников при возникновении таких ситуаций, в том числе по оказанию пострадавшим первой помощи;

- санитарно-бытовое обслуживание и медицинское обеспечение работников в соответствии с требованиями охраны труда, а также доставку работников, заболевших на рабочем месте, в медицинскую организацию в случае необходимости оказания им неотложной медицинской помощи;

Выводы по разделу социальная ответственность

В результате проведенного анализа были выявлены вредные и опасные производственные факторы для офисного помещения, и работы связанной с научным исследованием.

Для вредных и опасных факторов, из нормативных документов, были определены значения нормативных показателей, которые сравнивались со значениями, действующими при разработке научного проекта.

Приведены рекомендации по улучшения условий труда и минимизации влияния на работника вредных и опасных факторов.

Проведен анализ воздействия на окружающую среду и обозначены проблемы утилизации отходов.

Определена категория помещения офиса согласно НПБ 105-03 по пожаропасности, и определены действия по минимизации возможности возникновения пожара.

Также были рассмотрены правовые и организационные вопросы обеспечения безопасности, из которых следуют основные требования к организации рабочего места, и соответствие безопасности на рабочем месте трудовому кодексу Российской Федерации от 30.12.2001 N 197-ФЗ (ред. от 05.02.2018).

После проведенного анализа можно сказать, что рабочее место соответствует всем нормативным требованиям производственной безопасности и охране труда.

ЗАКЛЮЧЕНИЕ

В результате выполнения выпускной квалификационной работы была разработана система обработки потоковых данных в режиме реального времени. Система была применена и протестирована в управлении адресными светодиодами WS2812. Разработка системы включала в себя следующие этапы:

- разработка программы для обработки потоковых данных в режиме реального времени на основе ПЛИС, и применения данной программы для управления адресными светодиодами WS2812;
- моделирование и анализ работы программы в среде моделирование ModelSim;
- тестирование и отладка разработанной программы на ресурсах отладочной платы ALTERA Cyclone IV.

В работе также был произведен анализ различных реализации протокола передачи данных для адресных светодиодов WS2812, реализованных на микроконтроллерах. В результате анализа были выявлены основные трудности реализации данного протокола на микроконтроллерах:

- жесткие рамки к длительности импульсов, кодирующих биты;
- при использовании встроенных интерфейсов передачи данных (SPI, UART) наблюдается нехватка тактовой частоты для кодирования битов;
- нерациональное использование ресурсов машинного времени.

Данные особенности затрудняют, а местами делают невозможным реализацию программы управления для адресных светодиодов на микроконтроллерах.

Успешно разработанная система обработки потоковых данных в режиме реального времени для управления адресными светодиодами на основе ПЛИС может говорить об актуальности проведенной разработки и нахождение ее дальнейшего применения для управления большими полноцветными LED – экранами, собранными из адресных светодиодов.

CONCLUSION

As a result of writing the final qualifying work, a system for processing streaming data in real time was developed. The system was implemented and tested in the control of addressable LEDs WS2812. The development of the system included the following stages:

- development of a program for processing real-time stream data on the basis of FPGAs and applying this program to control the addressable LEDs WS2812;
- modeling and analysis of the program operation in ModelSim modeling environment;
- testing and debugging the developed program on the resources of the ALTERA Cyclone IV debug card.

The work also analyzed various implementations of the data transfer protocol for addressable LEDs WS2812 implemented on microcontrollers. As a result of the analysis, the main difficulties of implementing this protocol on microcontrollers were revealed:

- rigid frames to the duration of pulses encoding bits;
- when using built-in data transfer interfaces (SPI, UART), there is a lack of clock speed for bit encoding;
- Inefficient use of computer time resources.

These features make it difficult, and sometimes make it impossible to implement a control program for addressable LEDs on microcontrollers.

A successfully developed real-time streaming data processing system for managing addressable LEDs based on FPGA may confirm the relevance of the development and find its further application for managing large full-color LED screens assembled from addressable LEDs

СПИСОК ИСПОЛЬЗУЕМЫХ ИСТОЧНИКОВ

2. Бибило П.Н. Основы языка VHDL. Изд. 3-е, доп.—М.: Издательство ЛКИ, 2007—328 с.
3. Стешенко В.Б. ПЛИС фирмы «Altera»: элементная база, система проектирования и языки описания аппаратуры.—М.: Издательский дом «Додэка—XXI», 2002.—576 с.
4. Образовательный портал «МАРСОХОД ». [электронный ресурс]. – Режим доступа: <https://marsohod.org>. – свободный.
5. VHDL – обучающий портал. [электронный ресурс]. – Режим доступа: <http://vhdl.bas-net.by>. – свободный.
6. Datasheet «WS2912 Intelligent control LED integrated light source». – Режим доступа: <http://www.world-semi.com>. – свободный.
7. Библиотека Егорова Антона. – Режим доступа: <http://www.naliwator.narod.ru/>. – свободный.
8. Intel Corporation – Режим доступа: <https://www.altera.com>. – свободный.
9. Чистяков А.Г. Лекции по предмету: “Методы проектирования на ПЛИС”. Ver 1.0. Система моделирования цифровых схем – MODELSIM и применение ее для проектирования устройств на базе ПЛИС ALTERA.
10. Cyclone IV Device Handbook, Volume 1. Altera Corporation. February 2013 – Режим доступа: <https://www.altera.com>. – свободный.
11. ГОСТ 12.0.003-74. Опасные и вредные производственные факторы. Классификация.
12. СП 52.13330.2011 Естественное и искусственное освещение. Актуализированная редакция СНиП 23-05-95 .
13. ГОСТ 12.1.003-2014 Система стандартов безопасности труда (ССБТ). Шум. Общие требования безопасности
14. СанПиН 2.2.4.3359-16 Санитарно-эпидемиологические требования к физическим факторам на рабочих местах.

15. СанПиН 2.2.2/2.4.1340-03. Гигиенические требования к персональным электронно-вычислительным машинам и организации работы
16. СанПиН 2.2.4.548-96 Гигиенические требования к микроклимату производственных помещений
17. ГОСТ Р 12.1.019-2009 Система стандартов безопасности труда. Электробезопасность. Общие требования и номенклатура видов защиты
18. Правила устройства электроустановок. Шестое издание
19. ГОСТ Р 55090-2012 Ресурсосбережение. Обращение с отходами. Рекомендации по утилизации отходов бумаги
20. ГОСТ Р 55102-2012 Ресурсосбережение. Обращение с отходами. Руководство по безопасному сбору, хранению, транспортированию и разборке отработавшего электротехнического и электронного оборудования, за исключением ртутьсодержащих устройств и приборов.
21. ГОСТ Р 55090-2012 Ресурсосбережение. Обращение с отходами. Рекомендации по утилизации отходов бумаги
22. НПБ 105-03 Определение категорий помещений, зданий и наружных установок по взрывопожарной и пожарной опасности.
23. СП 5.13130.2009 Системы противопожарной защиты. Установки пожарной сигнализации и пожаротушения автоматические. Нормы и правила проектирования.
24. СП 3.13130.2009 Системы противопожарной защиты. Система оповещения и управления эвакуацией людей при пожарах. Требования к пожарной безопасности.
25. ГОСТ 12.2.032-78. Система стандартов безопасности труда. Рабочее место при выполнении работ сидя. Общие эргономические требования.
26. Постановление от 3 сентября 2010 г. № 681 об утверждении правил обращения с отходами производства и потребления в части осветительных устройств, электрических ламп, ненадлежащие сбор, накопление, использование, обезвреживание, транспортирование и размещение которых

может повлечь причинение вреда жизни, здоровью граждан, вреда животным, растениям и окружающей среде.

27. Адресные светодиоды, модули NeoPixel – Режим доступа: <https://wiki.iarduino.ru/page/adresnye-svetodiody-moduli-neopixel/>. – свободный.

28. Подключение адресной светодиодной ленты WS2812B к Arduino – Режим доступа: <http://arduino.on.kg/podklyuchenie-adresnoy-svetodiodnoy-lenty-WS2812B-k-Arduino>. – свободный.

29. Протокол WS2812B на STM32 без пустых циклов и прерываний. И как сделать правильную радугу – Режим доступа: <https://m.habr.com/post/257131/>. – свободный.

30. 119-Умные светодиоды WS2812B NeoPixels – Режим доступа: <http://www.getchip.net/posts/119-umnye-svetodiody-ws2812b-neopixels/>. – свободный.

ПРИЛОЖЕНИЕ А

(Обязательное)

Листинг программы блока формирования входных данных

```
-----Блок DATA BUFFER-----
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_ARITH.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;
USE IEEE.NUMERIC_STD.ALL;

ENTITY DATA_BUFFER IS
PORT
(
    ADDRESS_COLUMN      : IN  INTEGER;
    ADDRESS_ROW         : IN  INTEGER;
    RGB                 : IN  BIT_VECTOR(2 DOWNTO 0);
    H_SYNC              : IN  STD_LOGIC;
    V_SYNC              : IN  STD_LOGIC;
    DATA_OUT           : OUT BIT_VECTOR(23 DOWNTO 0)
);
END DATA_BUFFER;

ARCHITECTURE RTL OF DATA_BUFFER IS
    -----ИНИЦИАЛИЗАЦИЯ СИГНАЛОВ-----
    SIGNAL DATA          : BIT_VECTOR(23 DOWNTO 0) := (OTHERS => '0');
    -----MACCIB RGB-----
    TYPE    RAM_ARRAY IS ARRAY (3 DOWNTO 0, 9 DOWNTO 0) OF BIT_VECTOR (2 DOWNTO 0 );
    SIGNAL  RGB_ARRAY    : RAM_ARRAY;
    -----
BEGIN
    RGB_ARRAY <= (
        ("000", "000", "000", "000", "000", "000", "000", "000", "000", "000"),
        ("000", "000", "000", "000", "000", "000", "000", "100", "010", "001"),
        ("000", "000", "000", "000", "000", "000", "000", "100", "010", "001"),
        ("000", "000", "000", "000", "000", "000", "000", "100", "010", "001")
    );
    WITH RGB_ARRAY(ADDRESS_ROW, ADDRESS_COLUMN) SELECT
    DATA <=
        "00000000000000000000000000" WHEN "000",
        "0000000000000000000011111111" WHEN "001",
        "00000000011111111000000000" WHEN "010",
        "00000000011111111111111111" WHEN "011",
        "11111111000000000000000000" WHEN "100",
        "11111111000000000011111111" WHEN "101",
        "11111111111111111000000000" WHEN "110",
        "11111111111111111111111111" WHEN "111",
        "00000000000000000000000000" WHEN OTHERS;
    DATA_OUT <= DATA;
END ARCHITECTURE;

-----Счётчик COUNTER_COLUMN-----
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.NUMERIC_STD.ALL;

ENTITY COUNTER_COLUMN IS
PORT
(
    CLK                : IN  STD_LOGIC;
    SCLR               : IN  STD_LOGIC;
```

```

        DATA_OUT                                     : OUT INTEGER RANGE 0 TO 15
    );
END COUNTER_COLUMN;

```

```

ARCHITECTURE RTL OF COUNTER_COLUMN IS

```

```

-----ИНИЦИАЛИЗАЦИЯ СИГНАЛОВ-----
SIGNAL COUNT                                     : INTEGER RANGE 0 TO 15;

```

```

BEGIN
    PROCESS(CLK)
    BEGIN
        IF (RISING_EDGE(CLK)) THEN
            COUNT <= COUNT + 1;
            IF (SCLR = '1') THEN
                COUNT <= 0;
            END IF;
        END IF;
    END PROCESS;
    DATA_OUT <= COUNT;
END ARCHITECTURE;

```

```

-----Счётчик COUNTER_ROW-----

```

```

LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.NUMERIC_STD.ALL;

```

```

ENTITY COUNTER_ROW IS

```

```

    PORT
    (
        CLK                                     : IN  STD_LOGIC;
        SCLR                                    : IN  STD_LOGIC;
        DATA_OUT                               : OUT INTEGER RANGE 0 TO 15
    );
END COUNTER_ROW;

```

```

ARCHITECTURE RTL OF COUNTER_ROW IS

```

```

-----ИНИЦИАЛИЗАЦИЯ СИГНАЛОВ-----
SIGNAL COUNT                                     : INTEGER RANGE 0 TO 15;

```

```

BEGIN
    PROCESS(CLK)
    BEGIN
        IF (FALLING_EDGE(CLK)) THEN
            COUNT <= COUNT + 1;
            IF (SCLR = '1') THEN
                COUNT <= 0;
            END IF;
        END IF;
    END PROCESS;
    DATA_OUT <= COUNT;
END ARCHITECTURE;

```


ПРИЛОЖЕНИЕ Б

(Обязательное)

Листинг программы блока формирования битовых интервалов

```
-----Счётчик COUNTER_SCLR-----  
LIBRARY IEEE;  
USE IEEE.STD_LOGIC_1164.ALL;  
USE IEEE.NUMERIC_STD.ALL;  
  
ENTITY COUNTER_SCLR IS  
    PORT  
    (  
        CLK                : IN  STD_LOGIC;  
        SCLR               : IN  STD_LOGIC;  
        DATA_OUT          : OUT INTEGER RANGE 0 TO 65  
    );  
END COUNTER_SCLR;  
  
ARCHITECTURE RTL OF COUNTER_SCLR IS  
-----ИНИЦИАЛИЗАЦИЯ СИГНАЛОВ-----  
    SIGNAL COUNT           : INTEGER RANGE 0 TO 65;  
BEGIN  
    PROCESS(CLK)  
    BEGIN  
        IF (RISING_EDGE(CLK)) THEN  
            COUNT <= COUNT + 1;  
            IF (SCLR = '1') THEN  
                COUNT <= 0;  
            END IF;  
        END IF;  
    END PROCESS;  
    DATA_OUT <= COUNT;  
END ARCHITECTURE;
```

ПРИЛОЖЕНИЕ В

(Обязательное)

Листинг программы блока формирования выходных данных

```
-----Блок MUX_24TO1-----
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_ARITH.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;

ENTITY MUX_24TO1 IS
    PORT
    (
        COUNT                : IN  INTEGER;
        DATA_IN              : IN  BIT_VECTOR(23 DOWNTO 0);
        DATA_OUT             : OUT BIT
    );
END MUX_24TO1;

ARCHITECTURE RTL OF MUX_24TO1 IS
    -----ИНИЦИАЛИЗАЦИЯ СИГНАЛОВ-----
    SIGNAL DATA_PACKAGE      : BIT_VECTOR(23 DOWNTO 0) := (OTHERS => '0');
    SIGNAL DATA              : BIT                    := '0';
BEGIN
    DATA_PACKAGE <= DATA_IN;
    WITH COUNT SELECT
        DATA <=
            DATA_PACKAGE(0)    WHEN 0,      --G0
            DATA_PACKAGE(1)    WHEN 1,      --G1
            DATA_PACKAGE(2)    WHEN 2,      --G2
            DATA_PACKAGE(3)    WHEN 3,      --G3
            DATA_PACKAGE(4)    WHEN 4,      --G4
            DATA_PACKAGE(5)    WHEN 5,      --G5
            DATA_PACKAGE(6)    WHEN 6,      --G6
            DATA_PACKAGE(7)    WHEN 7,      --G7
            DATA_PACKAGE(8)    WHEN 8,      --R0
            DATA_PACKAGE(9)    WHEN 9,      --R1
            DATA_PACKAGE(10)   WHEN 10,     --R2
            DATA_PACKAGE(11)   WHEN 11,     --R3
            DATA_PACKAGE(12)   WHEN 12,     --R4
            DATA_PACKAGE(13)   WHEN 13,     --R5
            DATA_PACKAGE(14)   WHEN 14,     --R6
            DATA_PACKAGE(15)   WHEN 15,     --R7
            DATA_PACKAGE(16)   WHEN 16,     --B0
            DATA_PACKAGE(17)   WHEN 17,     --B1
            DATA_PACKAGE(18)   WHEN 18,     --B2
            DATA_PACKAGE(19)   WHEN 19,     --B3
            DATA_PACKAGE(20)   WHEN 20,     --B4
            DATA_PACKAGE(21)   WHEN 21,     --B5
            DATA_PACKAGE(22)   WHEN 22,     --B6
            DATA_PACKAGE(23)   WHEN 23,     --B7
            '0'                 WHEN OTHERS;  --
    DATA_OUT <= DATA;
END ARCHITECTURE;

-----Счётчик COUNTER_ENABLE-----
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.NUMERIC_STD.ALL;

ENTITY COUNTER_ENABLE IS
```

```

    PORT
    (
        CLK                : IN  STD_LOGIC;
        SCLR                : IN  STD_LOGIC;
        DATA_OUT           : OUT INTEGER RANGE 0 TO 200
    );
END COUNTER_ENABLE;

ARCHITECTURE RTL OF COUNTER_ENABLE IS
-----ИНИЦИАЛИЗАЦИЯ СИГНАЛОВ-----
    SIGNAL COUNT           : INTEGER RANGE 0 TO 200;
BEGIN
    PROCESS(CLK)
    BEGIN
        IF (RISING_EDGE(CLK)) THEN
            COUNT <= COUNT + 1;
            IF (SCLR = '1') THEN
                COUNT <= 0;
            END IF;
        END IF;
    END PROCESS;
    DATA_OUT <= COUNT;
END ARCHITECTURE;

```

ПРИЛОЖЕНИЕ Г

(Обязательное)

Листинг программы управляющего блока

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_ARITH.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;

ENTITY STATE_MACHIN IS
    PORT
    (
        CLK                : IN    STD_LOGIC;
        A                  : IN    STD_LOGIC;
        RGB                : IN    BIT_VECTOR(2 DOWNTO 0);
        H_SYNC             : IN    STD_LOGIC;
        V_SYNC             : IN    STD_LOGIC;
        DOUT               : OUT   STD_LOGIC
    );
end STATE_MACHIN;

ARCHITECTURE BEH OF STATE_MACHIN IS
    -----ИНИЦИАЛИЗАЦИЯ СИГНАЛОВ-----
    SIGNAL RX              : STD_LOGIC           := '1';
    SIGNAL RX_SYNC         : STD_LOGIC           := '1';
    -----BIT_PRD_CNT_COMPONENT-----
    SIGNAL TX_PRD_CNT_CLK  : STD_LOGIC           := '0';
    SIGNAL BIT_PRD_CNT_SCLR : STD_LOGIC           := '0';
    SIGNAL BIT_PRD_CNT     : INTEGER             := 0;
    -----TX_BIT_PRD_CNT_COMPONENT-----
    SIGNAL TX_CLK          : STD_LOGIC           := '0';
    SIGNAL TX_BIT_CNT_SCLR : STD_LOGIC           := '0';
    SIGNAL TX_BIT_CNT      : INTEGER             := 0;
    -----TX_COLUMN_PRD_CNT_COMPONENT-----
    SIGNAL TX_COLUMN_CLK   : STD_LOGIC           := '0';
    SIGNAL TX_COLUMN_SCLR  : STD_LOGIC           := '0';
    SIGNAL TX_COLUMN_CNT   : INTEGER             := 0;
    SIGNAL DALAY_PACKAGE   : STD_LOGIC           := '0';
    -----TX_ROW_PRD_CNT_COMPONENT-----
    SIGNAL TX_ROW_CLK      : STD_LOGIC           := '0';
    SIGNAL TX_ROW_SCLR     : STD_LOGIC           := '0';
    SIGNAL TX_ROW_CNT      : INTEGER             := 0;
    -----MUX_COMPONENT-----
    SIGNAL DATA_PACKAGE   : BIT_VECTOR(23 DOWNTO 0) := (OTHERS => '0');
    SIGNAL DATA           : BIT                 := '0';
    SIGNAL DATA_TEMP      : BIT                 := '0';
    SIGNAL COUNT_SELECT    : INTEGER             := 0;

BEGIN
    -----Описание входов\выходов компонента Памяти-----
    ROM_COMPONENT : ENTITY WORK.DATA_BUFFER(RTL)
    PORT MAP
    (
        ADDRESS_COLUMN    => TX_COLUMN_CNT,
        ADDRESS_ROW        => TX_ROW_CNT,
        DATA_OUT          => DATA_PACKAGE,
        RGB               => RGB,
        H_SYNC            => H_SYNC,
        V_SYNC            => V_SYNC);
    -----Описание входов\выходов компонента Мультиплексор-----
    MUX_COMPONENT : ENTITY WORK.MUX_24TO1(RTL)
    PORT MAP
```

```

(
    COUNT          => COUNT_SELECT,
    DATA_IN       => DATA_PACKAGE,
    DATA_OUT      => DATA_TEMP
);
-----Описание входов\выходов компонента Счетчик-----
BIT_PRD_CNT_COMPONENT : ENTITY WORK.COUNTER_SCLR(RTL)
PORT MAP
(
    CLK           => TX_PRD_CNT_CLK,
    SCLR          => BIT_PRD_CNT_SCLR,
    DATA_OUT     => BIT_PRD_CNT
);
-----Описание входов\выходов компонента Счетчик-----
TX_BIT_PRD_CNT_COMPONENT : ENTITY WORK.COUNTER_ENABLE(RTL)
PORT MAP
(
    CLK           => TX_CLK,
    SCLR          => TX_BIT_CNT_SCLR,
    DATA_OUT     => TX_BIT_CNT
);
-----Описание входов\выходов компонента Счетчик-----
TX_COLUMN_PRD_CNT_COMPONENT : ENTITY WORK.COUNTER_COLUMN(RTL)
PORT MAP
(
    CLK           => TX_COLUMN_CLK,
    SCLR          => TX_COLUMN_SCLR,
    DATA_OUT     => TX_COLUMN_CNT
);
-----Описание входов\выходов компонента Счетчик-----
TX_ROW_PRD_CNT_COMPONENT : ENTITY WORK.COUNTER_ROW(RTL)
PORT MAP
(
    CLK           => TX_ROW_CLK,
    SCLR          => TX_ROW_SCLR,
    DATA_OUT     => TX_ROW_CNT
);
-----Присваивание-----
COUNT_SELECT    <= TX_BIT_CNT;
TX_PRD_CNT_CLK   <= CLK;
DOUT              <= RX;

COUNTER_TIME : PROCESS (CLK)
BEGIN
    IF (RISING_EDGE(CLK)) THEN
        -----Значения сигналов по умолчанию-----
        BIT_PRD_CNT_SCLR    <= '0';
        TX_BIT_CNT_SCLR     <= '0';
        TX_COLUMN_SCLR      <= '0';
        TX_ROW_SCLR         <= '0';
        TX_CLK              <= '0';
        TX_COLUMN_CLK       <= '0';
        TX_ROW_CLK          <= '0';

        -----
        IF (A = '0') THEN
            DATA <= DATA_TEMP;
        ELSE
            DATA <= '0';
        END IF;

        -----
        CASE BIT_PRD_CNT IS
            WHEN 19 => IF (DATA = '0') THEN
                        RX <= '0';
                    END IF;

```

```

        WHEN 39      => IF (DATA = '1') THEN
                        RX                                     <= '0';
                        END IF;
        WHEN 59      => BIT_PRD_CNT_SCLR                     <= '1';
                        RX                                     <= '1' AND RX_SYNC;
                        TX_CLK                                <= '1';
        WHEN OTHERS => NULL;
    END CASE;

-----
CASE TX_BIT_CNT IS
    WHEN 24      => RX_SYNC                                   <= '0';
                        RX                                     <= '0';
                        TX_COLUMN_CLK                         <= '1';
    WHEN 26      => IF (DALAY_PACKEGE = '0') THEN
                        TX_BIT_CNT_SCLR                       <= '1';
                        RX_SYNC                               <= '1';
                        END IF;
    WHEN 107     => TX_BIT_CNT_SCLR                          <= '1';
                        RX_SYNC                              <= '1';
                        TX_ROW_CLK                           <= '1';
    WHEN OTHERS => NULL;
END CASE;

-----РАЗДЕЛЕНИЕ ПОТОКА НА СТОЛБЦЫ И СТРОКИ-----
-----HOMEP СТОЛБЦА-----
CASE TX_COLUMN_CNT IS
    WHEN 2      => TX_ROW_CLK                                <= '1';
                        TX_COLUMN_SCLR                        <= '1';
    WHEN OTHERS => NULL;
END CASE;

-----HOMEP СТРОКИ-----
CASE TX_ROW_CNT IS
    WHEN 0      => DALAY_PACKEGE                            <= '0';
    WHEN 3      => IF (TX_COLUMN_CNT = 0) THEN
                        TX_ROW_SCLR                           <= '1';
                        DALAY_PACKEGE                         <= '1';
                        END IF;
    WHEN OTHERS => NULL;
END CASE;

END IF;
END PROCESS;
END ARCHITECTURE;

```

ПРИЛОЖЕНИЕ Д

(Обязательное)

Листинг программы тестовой программы генерации VGA сигнала

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
USE IEEE.STD_LOGIC_ARITH.ALL;
USE IEEE.STD_LOGIC_UNSIGNED.ALL;

ENTITY VGA IS
  PORT
  (
    CLK                                : IN STD_LOGIC;
    HSYNC, VSYNC,                      : OUT STD_LOGIC;
    RED, GREEN, BLUE                   : OUT STD_LOGIC
  );
END VHDL_VGA;

ARCHITECTURE BEHAVIOR OF VGA IS
  SIGNAL H_SYNC, V_SYNC                : STD_LOGIC := '0';
  SIGNAL VIDEO_EN,
    HORIZONTAL_EN,
    VERTICAL_EN                        : STD_LOGIC := '0';
  SIGNAL RED_SIGNAL,
    GREEN_SIGNAL,
    BLUE_SIGNAL                        : STD_LOGIC := '0';
  SIGNAL H_CNT, V_CNT                  : STD_LOGIC_VECTOR(15 DOWNT0) := (OTHERS => '0');

BEGIN

  PROCESS (CLK)
  BEGIN
    IF (RISING_EDGE(CLK)) THEN
      IF (H_CNT > 1039) THEN
        H_CNT <= (OTHERS => '0');
      ELSE
        H_CNT <= H_CNT + '1';
      END IF;
      IF (V_CNT < 200) THEN
        RED_SIGNAL <= '1';
        GREEN_SIGNAL <= '0';
        BLUE_SIGNAL <= '0';
      END IF;

      IF (V_CNT > 200) AND (V_CNT < 400) THEN
        RED_SIGNAL <= '0';
        GREEN_SIGNAL <= '1';
        BLUE_SIGNAL <= '0';
      END IF;

      IF (V_CNT > 400) AND (V_CNT < 600) THEN
        RED_SIGNAL <= '0';
        GREEN_SIGNAL <= '0';
        BLUE_SIGNAL <= '1';
      END IF;

      IF (H_CNT > 855) AND (H_CNT < 976) THEN
        H_SYNC <= '0';
      ELSE
        H_SYNC <= '1';
      END IF;
    END IF;
  END PROCESS;
END;
```

```

END IF;

IF (H_CNT > 1039) AND (V_CNT > 665) THEN
    V_CNT
    <= (OTHERS => '0');
ELSIF (H_CNT = 1030) THEN
    V_CNT
    <= V_CNT + '1';
END IF;

IF (V_CNT > 637) AND (V_CNT < 643) THEN
    V_SYNC
    <= '0';
ELSE
    V_SYNC
    <= '1';
END IF;
IF (H_CNT < 799) THEN
    HORIZONTAL_EN <= '1';
ELSE
    HORIZONTAL_EN <= '0';
END IF;

IF (V_CNT < 599) THEN
    VERTICAL_EN <= '1';
ELSE
    VERTICAL_EN <= '0';
END IF;
RED <= RED_SIGNAL AND VIDEO_EN;
GREEN <= GREEN_SIGNAL AND VIDEO_EN;
BLUE <= BLUE_SIGNAL AND VIDEO_EN;

HSYNC <= H_SYNC;
VSYNC <= V_SYNC;
END IF;
END PROCESS;

VIDEO_EN <= HORIZONTAL_EN AND VERTICAL_EN;

END BEHAVIOR;

```


ПРИЛОЖЕНИЕ Е

(Обязательное)

Part 1

REVIEW OF VARIOUS SOLUTIONS TO IMPLEMENT ADDRESS LEDS CONTROL WITH MICROCONTROLLERS

Part 2

HARDWARE AND SOFTWARE COMPLEX

Студент:

Группа	ФИО	Подпись	Дата
8AM61	Сниженко Артем Николаевич		

Консультант школы отделения (НОЦ): Отделение автоматизации и робототехники

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Доцент ОИТ ИШИТР	Фадеев Александр Сергеевич	к.т.н.		

Консультант – лингвист отделения (НОЦ) школы: Отделение иностранных языков:

Должность	ФИО	Ученая степень, звание	Подпись	Дата
Старший преподаватель	Шепетовский Денис Владимирович			

1 SOLUTIONS FOR IMPLEMENTATION OF ADDRESSED LED CONTROL ON MICROCONTROLLERS. REVIEW.

1.1 Data transfer protocol LED WS2812

The addressable LED WS2812 is a device with an integrated PWM controller that controls three LEDs - red R, green G, and blue B color. The DI input of the controller is supplied with 24 pulses encoding 3 bytes of color value data - RGB. The information is transmitted sequentially, starting with the high-order bit, for each component of the colors: green G, red R, blue B. The bit sequence of the data packet for the WS2812 LED is shown in Figure 1.1.



Figure 1.1-bit sequence of data packet for LED WS2812

The controller lights up the corresponding color LED after receiving the first 24 bits of information, and transmits the remaining data to its output DO. The information signal from the output goes to the DI input of the next LED, in which the process is repeated.

Thus, each LED can be controlled by connecting them in the chain by a single data line. This connection of LEDs is shown in Figure 1.2.

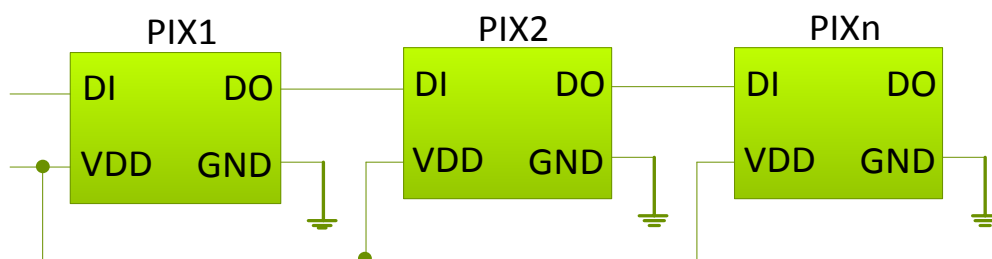


Figure 1.2 - Wiring diagram for addressable LEDs WS2812

The data bits in the address LED are transmitted as high-level rectangular pulses, their duration encodes the transmitted value. The high-level pulse duration is 0.4 μ s encodes the value of the logical '0', and 0.85 μ s encodes a logical value of '1'. In this case, the transmission time of one bit is 1.25 μ s. Between messages it is necessary to sustain a pause equal to 50 microseconds. The pause is greater than 100

μs. the controller perceives as the end of the transmission [6]. The time intervals for encoding the message for the addressable LED are shown in Figure 1.3.

Figure 1.3 - Message message time slots for the addressable LED

In the article [27] the control system of the NeoPixel modules is considered, of which the Christmas tree garland is going. Each NeoPixel module consists of 4 addressable LEDs WS2812B, and has an IN input and an OUT output. The outputs (OUT) of the previous LEDs are connected to the inputs (IN) of the following creating a chain. Thus, several NeoPixel LED modules can be connected to one output of the control device.

- work with NeoPixel modules if the total number of addressable LEDs WS2812B does not exceed 65,534;
- set the colors for each of the 4 LEDs of the NeoPixel module;
- Set all colors of the rainbow on the NeoPixel module;
- set different modes of operation of the LED strip;
- set the brightness of the modules.

The Adafruit NeoPixel library, developed by Adafruit Industries. The library is designed to work with various LED stripes and neo-pixel rings.

Popularity of the library was due to the open source code, simple functionality. Supports a large number of microcontrollers of the Arduino family.

The FastLED library written in C ++ supports LED strips and neo-pixel rings based on the WS2812 and WS2811 LEDs.

The FastLED library allows:

- Set the number of pixels in the tape (no more than 1024);
- set the color of the LEDs;
- adjust the brightness of the LEDs.

1.3 Control of addressable LEDs by a microcontroller using direct memory access

The control system for the LED strip WS2112B is considered in [29]. The controller STM32F407VET6 with a clock frequency of 16 MHz is used. The problem of formation of short pulses and irrational use of processor time is touched upon. As a solution, it is proposed to use the built-in direct memory access (DMA) mechanism.

The bits for the address LED are formed using timers configured in the PWM modulation mode, and the bits are extracted from RAM using the DMA controller (Figure 1.4).

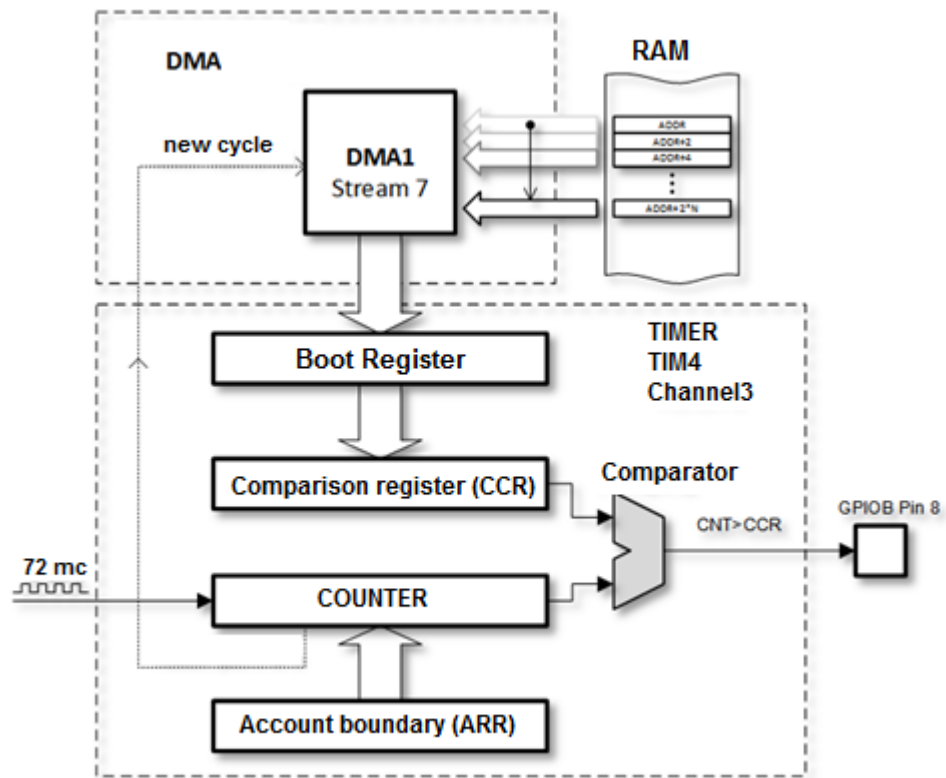


Figure 1.4 – Scheme of interaction of the direct access controller with a timer
The operation of the configured timer is shown in Figure 1.5

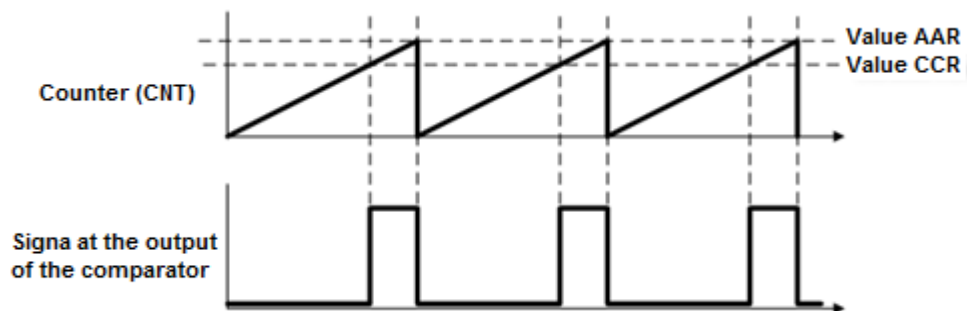


Figure 1.5 - Operation of the configured timer

After the timer and the DMA controller are initialized, the bit stream from the buffer array DMA located in RAM is automatically transferred to the external GPIOB output. After the transfer, a delay of 50 μ s is automatically generated.

The central processor does not participate in the transfer in any way. The LED is lit by writing the corresponding word to the DMA buffer array.

1.4 Control of addressable LEDs by microcontrollers using the software method and using embedded interfaces

The article [30] discusses various ways to implement the control of addressable LEDs WS2812B. In addition, the article gives practical tips for connecting LEDs WS2812B.

Three ways of implementing the protocol are described:

- Hardware with the SPI interface;
- Hardware with the UART interface;
- Software.

Of the merits of the first two methods, it is possible to release the microcontroller from part of the work of transmitting bits of color information to the pixel. Disadvantages of these methods:

- a limited number of pixel control lines;
- it is necessary to further break the bytes of the color information into packets of bits (expends the time of the microcontroller in the moments of the hardware bit transfer);

Implementing the SPI protocol

Zero is transmitted as a high level signal, lasting 1/4 of the bit's SPI transmission time, and a high level as 2/3 of the time. In total, to transfer one bit WS2812B, it is necessary to transfer 4 bits of SPI (Figure 1.6).

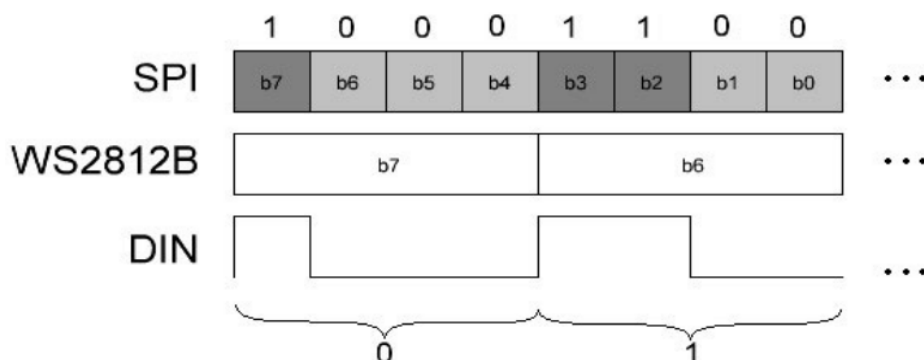


Figure 1.6 - Transmission of the message to the addressable LED via the SPI interface

Implementation of the protocol on UART

The main nuances of implementation are noted:

- UART pauses the output line (TXD) in a high level, which is inadmissible for pixels;

- The UART packet contains the service bits (start - bit and stop bit).

Additional bits of overhead should be taken into account when generating the transmitted byte, since they will also go into the message for the addressable LED.

To get around the first nuance it is suggested to invert the signal before sending it to pixels, and also to invert the transmitted data.

UART is configured for the following parameters:

- Transmission speed 2.5 MHz;
- frame size is 7 bits;
- the parity bit is turned off and one stop bit is left.

A signal is generated as a result of tuning at the output of the microcontroller, shown in Figure 1.7

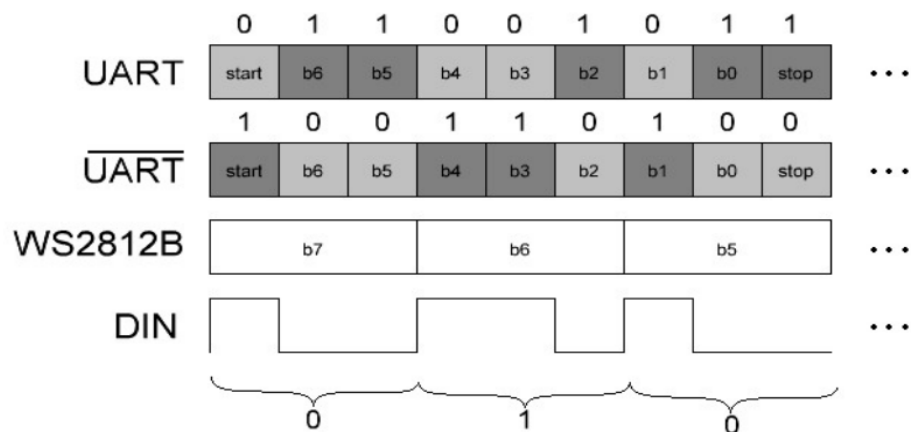


Figure 1.7 - Transmission of the message to the addressable LED via the UART interface

Software implementation of the protocol

There are difficulties associated with the formation of pulses with short intervals in software implementation.

When a quartz crystal operating at 16 MHz is used, the logical "0" is encoded with a high-level pulse of 0.4 μ s duration, which is 6 clock cycles of the microcontroller, and the logical "1" is encoded with a high-level pulse of 0.85 μ s duration, which is 14 cycles of microcontroller computer time. The total length of

the bit period is 20 cycles. To achieve the specified accuracy, the low-level Assembler programming language is used.

2. HARDWARE AND SOFTWARE COMPLEX

2.1 Development board

FPGA (English programmable logic device, PLD) is a component of electronic technology that is intended for creating digital integrated circuits. The FPGA logic is programmed using the VHDL and Verilog digital hardware description languages. Programmable logic blocks contained on a FPGA chip are combined among themselves by programmable connections.

In its structure, the FPGA contains logical elements:

- logical "AND" (conjunctors);
- logical "OR" (disjunctors);
- logical "NOT" (inverters);
- "Exclusive OR";
- Configuration multiplexers;
- Triggers D- and T-type.

The work used the Altera Cyclone IV EP4CE6 FPGA FPGA development board (Figure 2.1).

The board includes the following main components:

- FPGA ALTERA Cyclone IV chip EP4CE6E22C8N;
- SDRAM memory chip 64 Mbit;
- memory chip EEPROM AT24C08;
- clock generator at 50 Hz;
- seven-segment indicator;
- interfaces VGA, USB, RS232, PS2.

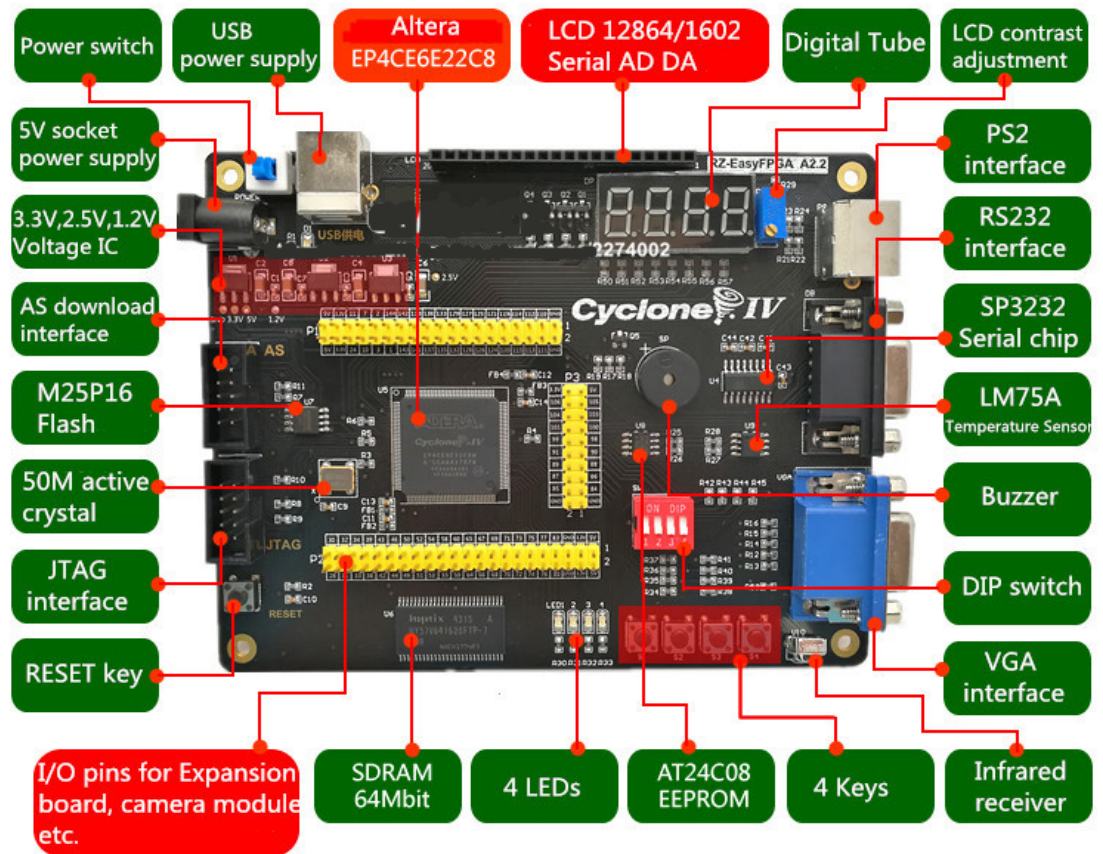


Figure 2.1 - FPGA development board

Resources [9] of the Cyclone IV chips EP4CE6E22C8N are presented in Table 2.1.

Table 2.1 Resources of Cyclone IV series EP4CE6E22C8N

Number of logical elements Built-in memory, byte Built-in multiplier 18x18 PLL general purpose User input / output banks Maximum of inputs / outputs used

Table 2.1 Resources of Cyclone IV series EP4CE6E22C8N

Number of logical elements	Built-in memory, byte	Built-in multiplier 18x18	PLL general purpose	User input / output banks	Maximum of inputs / outputs used
6272	270	15	2	8	179

2.2 The Design Environment

The Quartus II software package from Altera® is a complete multi-platform design environment [8]. This is an integrated environment for the development of FPGA systems. The Quartus II package includes all the necessary utilities for developing the system on FPGA and CPLD chips.

Quartus II in its kit has a special graphical schematic editor for the development of devices, as well as a text editor for entering the description of the scheme in the languages Verilog HDL, VHDL, Altera HDL. There is a compiler and a special editor for placing the already developed scheme on the logic of the target device [7]. Figure 2.2 shows the Quartus II development environment.

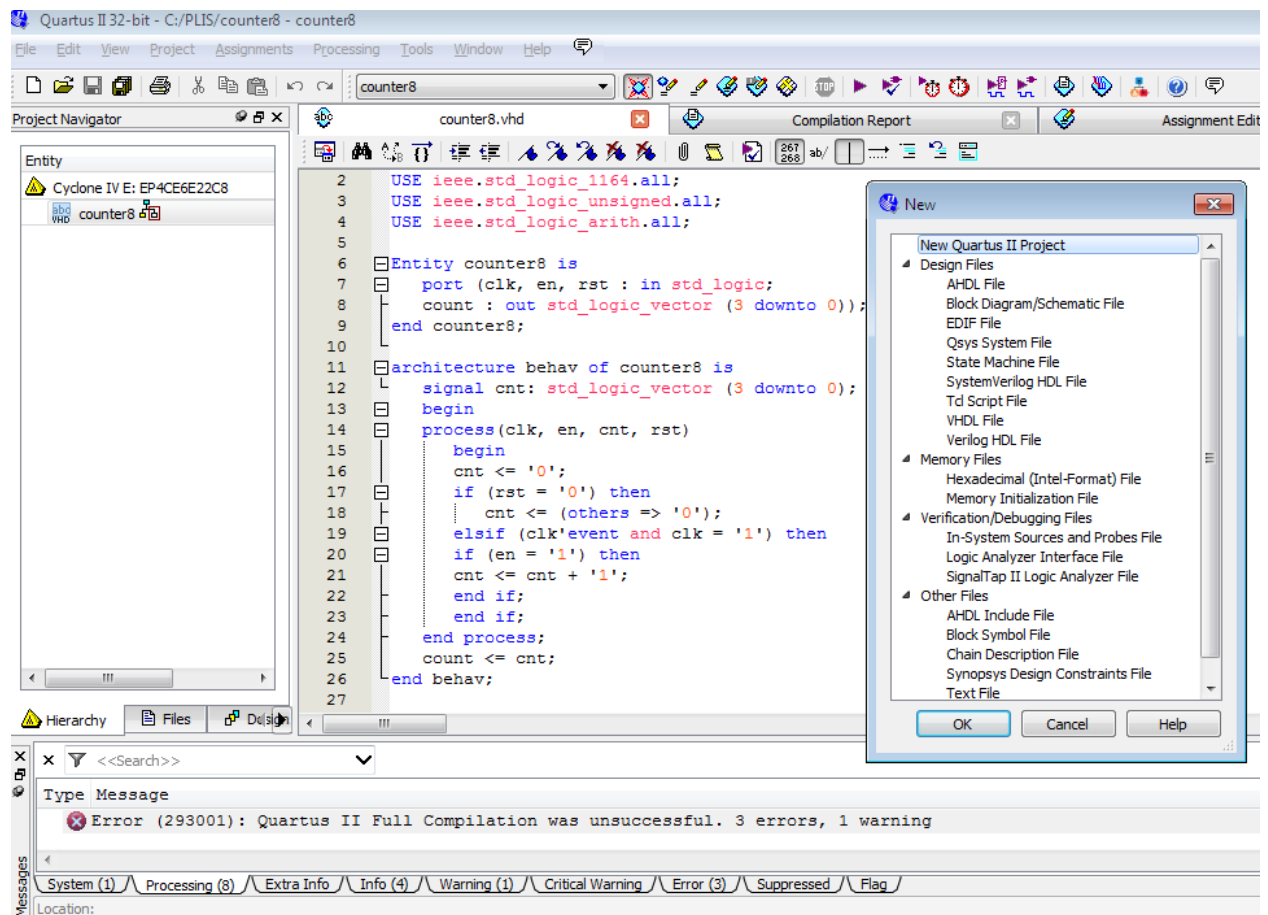


Figure 2.2 - Quartus II Development Environment

Figure 2.3 shows the general design scheme in Quartus II.

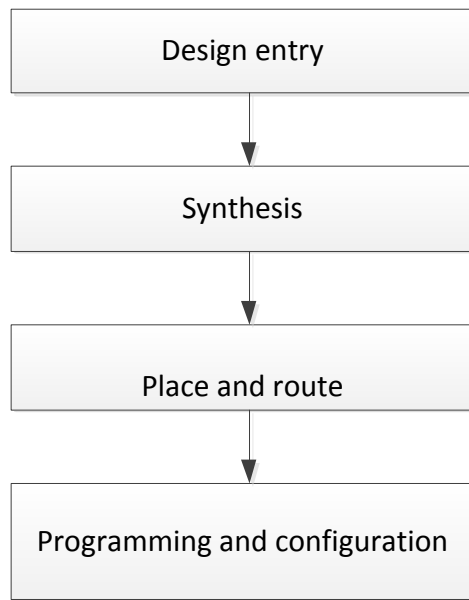


Figure 2.3 - General scheme of project development in Quartus II.

2.2 Development and simulation environment

Development and simulation of the program part of the project was carried out in ModelSim modeling environment (Mentor Graphics company).

ModelSim is a multilingual environment created for modeling and development digital circuits written in hardware description languages: Verilog HDL, and VHDL. Simulation and development is done using the built-in graphical user interface or automatically using scripts [8].

Graphical modeling environment allows you to visually, in the form of graphs, step by step, to observe the changes in digital circuits, and make adjustments to the code with the built-in text editor.

The graphic interface of the ModelSim modeling system is represented by the following windows [9]:

- Main window;
- Source;
- Structure;
- Variables;
- Signals;
- List;

- Process;
- Wave;
- Dataflow.

Applications ModelSim simulation environment for development code, allows you to significantly simplify the development of the program, which in turn leads to a decrease in the development time of the device. The simulation environment is shown in Figure 2.4.

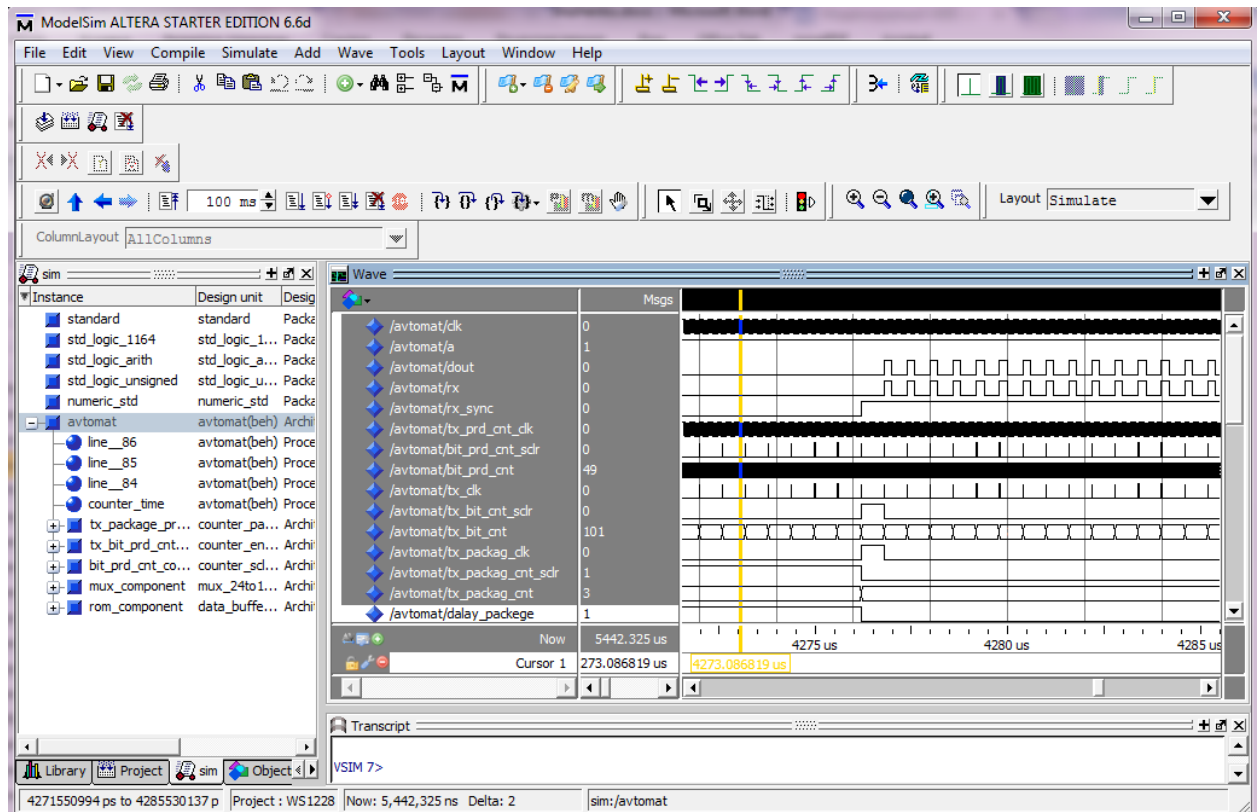


Figure 2.4- ModelSim modeling and development environment.